

PATENT APPLICATION



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Toru AOKI

Group Art Unit: 2621

Application No.: 09/994,674

Filed: November 28, 2001

Docket No.: 111079

For: LIQUID CRYSTAL DISPLAY, IMAGE DATA COMPENSATION CIRCUIT,
IMAGE DATA COMPENSATION METHOD, AND ELECTRONIC APPARATUS

RECEIVED

DEC 20 2001

Technology Center 2600

CLAIM FOR PRIORITY

Director of the U.S. Patent and Trademark Office
Washington, D.C. 20231

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country(ies) is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2000-366965, filed December 1, 2000; and

Japanese Patent Application No. 2001-332921, filed October 30, 2001.

In support of this claim, certified copies of said original foreign applications:

X are filed herewith.

 were filed on in Parent Application No. filed .

 will be filed at a later date.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,


James A. Oliff
Registration No. 27,075

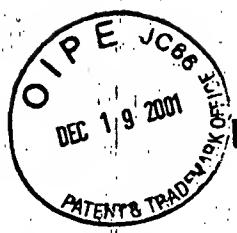
Eric D. Morehouse
Registration No. 38,565

JAO:EDM/gam

Date: December 19, 2001

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

**DEPOSIT ACCOUNT USE
AUTHORIZATION**
Please grant any extension
necessary for entry;
Charge any fee due to our
Deposit Account No. 15-0461



日本特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年10月30日

出願番号

Application Number:

特願2001-332921

出願人

Applicant(s):

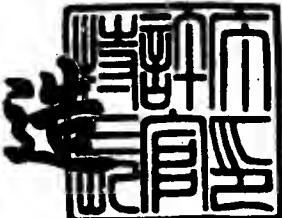
セイコーエプソン株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年11月16日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



【書類名】 特許願
【整理番号】 J0087800
【提出日】 平成13年10月30日
【あて先】 特許庁長官殿
【国際特許分類】 G09G 3/18
【発明者】
【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
【氏名】 青木 透
【特許出願人】
【識別番号】 000002369
【氏名又は名称】 セイコーエプソン株式会社
【代理人】
【識別番号】 100095728
【弁理士】
【氏名又は名称】 上柳 雅薈
【連絡先】 0266-52-3139
【選任した代理人】
【識別番号】 100107076
【弁理士】
【氏名又は名称】 藤綱 英吉
【選任した代理人】
【識別番号】 100107261
【弁理士】
【氏名又は名称】 須澤 修
【先の出願に基づく優先権主張】
【出願番号】 特願2000-366965
【出願日】 平成12年12月 1日

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置、画像データ補正回路、画像データ補正方法および電子機器

【特許請求の範囲】

【請求項1】 X方向およびY方向にわたってマトリクス状に配列する画素の濃度を指示する画像データをアナログ変換するとともに、所定の一定電位を基準として一定周期毎に極性反転した電圧信号を前記画素に供給する際に、該画像データを補正する画像データ補正方法であって、

前記画像データが取り得るレベルのうち、特定レベルに対応する基準補正データを、画素が配列する表示領域内で予め定められた基準座標毎に記憶しておき、

記憶した基準補正データに対しレベル方向に補間処理を施して、前記画像データの取り得るレベルに対応した第1補正データを、前記基準座標毎に生成するとともに、該第1補正データを基準座標とレベルとに対応づけて記憶し、

記憶した第1補正データのうち、前記画像データに対応する画素の座標近傍に位置する基準座標に対応し、かつ、該画像データのレベルに対応するものを選択して読み出し、

読み出した第1補正データに対し座標方向の補間処理を施して、前記画像データに対応する第2補正データを生成し、

前記一定電位に対して、前記電圧信号を正極性とする場合または負極性とする場合のうち、少なくとも一方の場合に、該第2補正データを前記画像データに加算して補正する

ことを特徴とする画像データ補正方法。

【請求項2】 X方向およびY方向にわたってマトリクス状に配列する画素の濃度を指示する画像データをアナログ変換するとともに、所定の一定電位を基準として一定周期毎に極性反転した電圧信号を前記画素に供給する際に、該画像データを補正する画像データ補正回路であって、

前記画像データが取り得るレベルのうち、特定レベルに対応する基準補正データを、画素が配列する表示領域内で予め定められた基準座標毎に記憶するメモリと、

前記メモリに記憶された基準補正データに対しレベル方向に補間処理を施して、前記画像データの取り得るレベルに対応した第1補正データを、前記基準座標毎に生成する補間処理部と、

該第1補正データを基準座標とレベルとに対応づけて記憶する補正テーブルと

前記補正テーブルに記憶された第1補正データのうち、前記画像データに対応する画素の座標近傍に位置する基準座標に対応し、かつ、該画像データのレベルに対応するものを選択して読み出す読み出部と、

読み出された第1補正データに対し座標方向の補間処理を施して、前記画像データに対応する第2補正データを生成する演算部と、

前記一定電位に対して、前記電圧信号を正極性とする場合または負極性とする場合のうち、少なくとも一方の場合に、該第2補正データを前記画像データに加算して、該画像データを補正する加算器と

を具備することを特徴とする画像データ補正回路。

【請求項3】 前記加算器は、

前記電圧信号を正極性とする場合または負極性とする場合のうち、一方の場合に限り、該第2補正データを前記画像データに加算し、

前記電圧信号を正極性とする場合または負極性とする場合のうち、他方の場合には、略ゼロの値を該第2補正データに加算する

ことを特徴とする請求項2に記載の画像データ補正回路。

【請求項4】 特定レベルに対応する基準補正データは、

前記一方の場合に、当該補正基準補正データを、前記特定レベルに対応する画像データに加算して画素電極に印加した時と、

前記他方の場合に、当該補正基準補正データを、前記特定レベルに対応する画像データに加算せずに、画素電極に印加した時とにおいて濃度差が小となるよう調整した値である

ことを特徴とする請求項3に記載の画像データ補正回路。

【請求項5】 前記読み出部は、

前記表示領域にあってX方向走査の時間基準となる第1クロック信号を計数し

て、前記表示領域において前記画像データに対応する画素のX座標を示すX座標データを生成するXカウンタと、

前記表示領域にあってY方向走査の時間基準となる第2クロック信号を計数して、前記表示領域において前記画像データに対応する画素のY座標を示すY座標データを生成するYカウンタと、

前記X座標データと前記Y座標データとにより、前記画像データに対応する画素の座標近傍に位置する基準座標を複数特定するとともに、該特定した基準座標と前記画像データのレベルとにより、前記補正テーブルから対応する第1補正データを読み出すためのアドレスを発生するアドレス発生部とを備え、

前記演算部は、

前記X座標データと前記Y座標データとによって特定される画像データの座標から、読み出された第1補正データに対応する基準座標までの距離に応じて補間処理を行う

ことを特徴とする請求項2に記載の画像データ補正回路。

【請求項6】 前記メモリ、前記補間処理部、前記Xカウンタおよび前記Yカウンタは、RGBの各色にわたって兼用される一方、

前記補正テーブル、前記演算部、前記アドレス発生部および前記加算器は、RGBの色毎に対応して設けられる

ことを特徴とする請求項5に記載の画像データ補正回路。

【請求項7】 前記画素は、電極間に液晶を挟持してなる液晶容量を備え、前記基準補正データが対応する特定レベルは、

前記液晶容量に印加される電圧実効値に対する透過率または反射率を示す表示特性曲線が急峻に変化する第1および第2変化点の各々に対応する第1および第2レベルと、第1および第2レベルの間における1以上のレベルとであることを特徴とする請求項2に記載の画像データ補正回路。

【請求項8】 前記補間処理部は、

前記第1レベルから前記第2レベルまでのレベルの各々に対応する第1補正データについては、前記基準補正データに補間処理を施して生成し、

前記第1レベル未満のレベルの各々に対応する第1補正データについては、前

記第1 レベルに対応する基準補正データとし、

前記第2 レベルを越えるレベルの各々に対応する第1 補正データについては、

前記第2 レベルに対応する基準補正データとし、

前記補正テーブルは、

前記第1 レベルから前記第2 レベルまでの各レベルについて第1 補正データを記憶し、

前記読み出部は、

前記補正テーブルに記憶された第1 補正データのうち、

前記画像データのレベルが前記第1 レベル未満である場合には、前記第1 レベルに対応するものを選択し、

前記画像データのレベルが前記第1 レベルから前記第2 レベルまでの範囲にある場合には、該レベルに対応して生成されたものを選択し、

前記画像データのレベルが前記第2 レベルを越える場合には、前記第2 レベルに対応するものを選択する

ことを特徴とする請求項7に記載の画像データ補正回路。

【請求項9】 前記画像データのレベルが前記第1 レベル未満である場合、または、前記第2 レベルを越える場合に、

該画像データのレベルと前記第1 または第2 レベルとの差に応じた係数を出力する係数出力部と、

前記係数出力部による係数と、読み出された第1 または第2 レベルに対応する第1 補正データとを乗算する乗算器と

を備え、

前記演算部は、

前記乗算器による乗算結果を、前記読み出部により選択されて読み出された第1 補正データとして用いて、座標方向の補間処理を行う

ことを特徴とする請求項8に記載の画像データ補正回路。

【請求項10】 前記係数出力部は、

前記画像データが前記第1 レベル未満である領域、または、前記第2 レベルを越える領域において、少なくとも2 以上のレベルに対応する係数を記憶するルッ

クアップテーブルと、

前記ルックアップテーブルに記憶された係数を補間して、該画像データに対応する係数を求める係数補間部と

を備えることを特徴とする請求項9に記載の画像データ補正回路。

【請求項11】 前記画像データおよび前記基準補正データは、それぞれRGBの各色に対応し、

前記補間処理部は、RGBの各色に対応して第1補正データを生成し、

前記補正テーブル、前記演算部および前記加算器は、RGBの色毎に対応して設けられる

ことを特徴とする請求項5に記載の画像データ補正回路。

【請求項12】 前記Gの基準補正データのデータ量は、前記Rまたは前記Bの基準補正データのデータ量より多い

ことを特徴とする請求項11に記載の画像データ補正回路。

【請求項13】 前記Rまたは前記Bの基準補正データに対応する基準座標は、前記Gの基準補正データに対応する基準座標を、一定の規則で抽出したものである

ことを特徴とする請求項12に記載の画像データ補正回路。

【請求項14】 X方向およびY方向にわたってマトリクス状に配列する画素の濃度を指示する画像データをアナログ変換するとともに、所定の一定電位を基準として一定周期毎に極性反転した電圧信号を前記画素に供給する際に、該画像データを補正する画像データ補正回路であって、

白基準レベルに対応した白基準補正データと、黒基準レベルに対応した黒基準補正データと、前記白基準レベルと前記黒基準レベル間に対応した少なくとも1つの中間基準補正データを格納したメモリと、

一方の極性の前記画像データのうち中間調画像データに基づいて、前記メモリ内の前記複数の基準補正データ間でレベル方向に補間処理を行い、第1補正データを生成する第1補正データ生成部と、

前記中間調画像データの座標データと前記第1補正データとで座標方向の補間処理を行い、第2補正データを生成する第2補正データ生成部と、

前記第2補正データを前記中間調画像データに加算して、中間調画像データを補正する加算器と

を具備することを特徴とする画像データ補正回路。

【請求項15】 前記第1補正データ生成部は、前記一方の極性の前記画像データのうち白あるいは黒基準の画像データの場合は、前記メモリ内の白基準補正データあるいは黒基準補正データを第1補正データとすることを特徴とする請求項14に記載の画像データ補正回路。

【請求項16】 前記第1補正データ生成部は、前記一方の極性の前記画像データのうち白あるいは黒基準の画像データの場合は、前記メモリ内の白基準補正データあるいは黒基準補正データに、前記白あるいは黒基準の画像データと前記メモリ内の白基準補正データあるいは黒基準補正データとの差に応じた係数を乗じた第1補正データとすることを特徴とする請求項14に記載の画像データ補正回路。

【請求項17】 前記メモリ内の中間基準補正データは、画面を分割した一領域における正極性と負極性の輝度レベルの不足分あるいは過剰分に基づいて算出されていることを特徴とする請求項14乃至16のいずれか一項に記載の画像データ補正回路。

【請求項18】 X方向およびY方向にわたってマトリクス状に配列する画素の濃度を指示する画像データであって、該画像データが取り得るレベルのうち、特定レベルに対応する基準補正データを、画素が配列する表示領域内で予め定められた基準座標毎に記憶するメモリと、

前記メモリに記憶された基準補正データに対しレベル方向に補間処理を施して、前記画像データの取り得るレベルに対応した第1補正データを、前記基準座標毎に生成する補間処理部と、

該第1補正データを基準座標とレベルとに対応づけて記憶する補正テーブルと

前記補正テーブルに記憶された第1補正データのうち、前記画像データに対応する画素の座標近傍に位置する基準座標に対応し、かつ、該画像データのレベルに対応するものを選択して読み出す読出部と、

読み出された第1補正データに対し座標方向の補間処理を施して、前記画像データに対応する第2補正データを生成する演算部と、

前記一定電位に対して、前記電圧信号を正極性とする場合または負極性とする場合のうち、少なくとも一方の場合に、該第2補正データを前記画像データに加算して、該画像データを補正する加算器と

補正された画像データを、アナログ変換するD/A変換器と、

前記一定電位を基準として一定周期毎に極性反転する極性反転回路と、
極性反転された電圧信号を前記画素の各々に供給する駆動回路と
を具備することを特徴とする液晶表示装置。

【請求項19】 請求項18に記載の液晶表示装置を備える
ことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示領域の全域にわたって、いわゆるフリッカ等を適切に低減させた液晶表示装置、画像データ補正回路、画像データ補正方法および電子機器に関する。

【0002】

【従来の技術】

従来の液晶表示装置、例えば、アクティブマトリクス型液晶表示装置は、主に、液晶パネル、処理回路およびタイミング制御回路から構成されている。このうち、液晶パネルは、一対の基板間にTN (Twisted Nematic) 液晶が挟持された構成となっており、詳細には、一対の基板のうち、一方の基板に、複数の走査線と複数のデータ線とが互いに絶縁を保って交差するように設けられるとともに、これらの交差部分の各々に対応してスイッチング素子の一例たる薄膜トランジスタ (Thin Film Transistor: 以下「TFT」と称する) と画素電極との対が設けられている。

【0003】

また、他方の基板には画素電極に対向する透明な対向電極（共通電極）が設け

られて、一定電位に維持されている。くわえて、両基板の各対向面には、液晶分子の長軸方向が両基板間で例えば約90度連続的に捻れるようにラビング処理された配向膜がそれぞれ設けられる一方、両基板の各背面側には配向方向に応じた偏光子がそれぞれ設けられる。

【0004】

ここで、走査線とデータ線との交差部分に設けられたTFTは、対応する走査線に印加される走査信号（ゲート信号）がオン電位になると、データ線に接続されるソースと、画素電極に接続されるドレインとの間においてオンする。このため、データ線に供給されている画像信号が画素電極に印加されて、画素電極と対向電極と両電極間に挿持された液晶とからなる液晶容量には、対向電極電位と画像信号電位との電位差が印加されることになる。この後、スイッチングがオフしても、液晶容量には、印加された電位差が、それ自身や蓄積容量の特性に応じて保持され続けることになる。

【0005】

この際、液晶容量を通過する光は、該液晶容量に印加された電圧実効値がゼロであれば、液晶分子の捻れに沿って約90度旋光する一方、電圧実効値が大きくなるにつれて、液晶分子が電界方向に傾く結果、その旋光性が消失する。このため、例えば透過型において、入射側と背面側とに、配向方向に合わせて偏光軸が互いに直交する偏光子をそれぞれ配置させた場合（ノーマリー・ホワイトモードの場合）、液晶容量に印加される電圧実効値がゼロであれば、透過率が最大（白表示）になる一方、両電極に印加される電圧実効値が大きくなるにつれて光が遮断して、ついには透過率が最小（黒表示）になる。

したがって、走査線およびデータ線の各々をそれぞれ適切なタイミングで駆動して、各液晶容量に対し、濃度に応じた電圧実効値を印加することにより、画素毎に濃度を異ならせた階調表示が可能となる。

【0006】

ところで、液晶表示装置では、直流成分の印加による液晶の劣化を防止するために、液晶容量を交流駆動する方式が原則である。このため、データ線を介して画素電極に印加される画像信号は、所定の一定電位 V_c を基準として正極側・負

極側に一定の周期毎に交互に反転される構成となっている。

【0007】

【発明が解決しようとする課題】

しかしながら、TFTのようなスイッチング素子では、いわゆるプッシュダウンと呼ばれる現象が発生する。詳細には、プッシュダウンとは、図13(a)に示されるように、走査信号(ゲート信号)がオン電位Vddからオフ電位Vssに変化する際、その電位変化が、ゲートとドレイン間の寄生容量を介すことによって、ドレイン(画素電極)の電位を低下させる、というものである。

ここで、プッシュダウンによる電位変位は、ソース電位たる書込電位が低くなるにつれて、大きくなる傾向にある。このため、同一濃度に対応する電圧Vgp、Vgnをそれぞれ正極側・負極側で書き込んでも、それによるプッシュダウンの電位変位PD、NDは、後者の方が大きくなってしまう。

【0008】

一方、基板間を光が透過する際、その一部がTFTに進入するため、走査信号がオフ電位Vssになるオフ期間(保持期間)であっても、該TFTにはわずかにながらリーク電流(光電流)が流れてしまう。特に、液晶パネルによる画像を拡大投射するプロジェクタでは、きわめて強い光が該液晶パネルに照射されるので、直視型の液晶パネルと比較して、その影響は無視できない、と考えられる。ここで、光リークの程度は、データ線の電位の影響を受けるので、正極性書込と負極性書込とで異なる傾向がある。

【0009】

このようにプッシュダウンや光リーク等により、実際に液晶容量に印加される電圧実効値、すなわち図13(a)において斜線で示される部分の面積は、正極性書込と負極性書込とで異なってしまうので、交流駆動しているのにもかかわらず、液晶容量には直流成分が印加されることになる。このため、いわゆる焼き付きのほか、正極性書込による濃度と負極性書込による濃度とが交互に表示されることによる明滅(フリッカ)が発生して、表示品位が著しく低下することになる。

【0010】

さらに、プッシュダウンによる電位変位や光リークの程度は、正極性書込・負極性書込だけではなく、画素の位置にも依存する傾向がある。これは、素子の特性が表示領域にわたって均一でないことや、光の照射強度が面内において一様ではないことに起因しているため、と考えられる。したがって、プッシュダウンや光リーク等による表示品位の低下を抑えるためには、単純に正極性書込・負極性書込を考慮しただけでは十分ではない、といえる。

一方、正極性書込・負極性書込のほか、画素の位置を考慮して、表示品位の低下を抑えるような構成を考えるにしても、その構成が複雑化・大規模化するのであれば、液晶表示装置における一般的な要求と矛盾する事態を招くことになる。

【0011】

本発明は、このような事情に鑑みてなされたものであり、その目的とするところは、いわゆる焼き付きやフリッカによる表示品位の低下を、簡易にして解消することが可能な液晶表示装置、画像データ補正回路、画像データ補正方法および電子機器を提供することにある。

【0012】

【課題を解決するための手段】

上記目的を達成するため、本件第1発明に係る画像データ補正方法は、X方向およびY方向にわたってマトリクス状に配列する画素の濃度を指示する画像データをアナログ変換するとともに、所定の一定電位を基準として一定周期毎に極性反転した電圧信号を前記画素に供給する際に該画像データを補正する画像データ補正方法であって、前記画像データが取り得るレベルのうち、特定レベルに対応する基準補正データを、画素が配列する表示領域内で予め定められた基準座標毎に記憶しておき、記憶した基準補正データに対しレベル方向に補間処理を施して、前記画像データの取り得るレベルに対応した第1補正データを、前記基準座標毎に生成するとともに、該第1補正データを基準座標とレベルとに対応づけて記憶し、記憶した第1補正データのうち、前記画像データに対応する画素の座標近傍に位置する基準座標に対応し、かつ、該画像データのレベルに対応するものを選択して読み出し、読み出した第1補正データに対し座標方向の補間処理を施して、前記画像データに対応する第2補正データを生成し、前記一定電位に対して

、前記電圧信号を正極性とする場合または負極性とする場合のうち、少なくとも一方の場合に、該第2補正データを前記画像データに加算して補正する方法を特徴としている。

【0013】

この方法によれば、基準補正データにレベル方向の補間処理が施されて、第1補正データが生成された後、該第1補正データに座標方向の補間処理が施されて第2補正データが生成されて、該第2補正データが補正データとして、少なくとも一方の極性に対応する画像データに加算される。すなわち、補正データは、書込極性のほか、画像データに対応する座標位置も考慮されて生成される。このため、焼き付きやフリッカ等による表示品位の低下を、マトリクス状に配列する画素毎に適切に抑えることができる。この際、予め記憶されるデータは、表示領域内にあって基準座標毎に対応し、かつ、画像データの取り得るレベルのうち、特定レベルに対応する基準補正データだけであるので、必要なメモリ容量を削減して、構成の簡易化に寄与することが可能となる。

【0014】

次に、上記目的を達成するため、本件第2発明に係る画像データ補正回路は、X方向およびY方向にわたってマトリクス状に配列する画素の濃度を指示する画像データをアナログ変換するとともに、所定の一定電位を基準として一定周期毎に極性反転した電圧信号を前記画素に供給する際に該画像データを補正する画像データ補正回路であって、前記画像データが取り得るレベルのうち、特定レベルに対応する基準補正データを、画素が配列する表示領域内で予め定められた基準座標毎に記憶するメモリと、前記メモリに記憶された基準補正データに対しレベル方向に補間処理を施して、前記画像データの取り得るレベルに対応した第1補正データを、前記基準座標毎に生成する補間処理部と、該第1補正データを基準座標とレベルとに対応づけて記憶する補正テーブルと、前記補正テーブルに記憶された第1補正データのうち、前記画像データに対応する画素の座標近傍に位置する基準座標に対応し、かつ、該画像データのレベルに対応するものを選択して読み出す読み出部と、読み出された第1補正データに対し座標方向の補間処理を施して、前記画像データに対応する第2補正データを生成する演算部と、前記一定

電位に対して、前記電圧信号を正極性とする場合または負極性とする場合のうち、少なくとも一方の場合に、該第2補正データを前記画像データに加算して、該画像データを補正する加算器とを具備する構成を特徴としている。この構成によれば、上記第1発明と同様に、補正データが、書込極性のほか、画像データに対応する座標位置も考慮されて生成されるので、焼き付きやフリッカ等による表示品位の低下を、マトリクス状に配列する画素毎に適切に抑えることができるとともに、必要なメモリ容量を削減して、構成の簡易化を図ることが可能となる。

【0015】

ここで、本発明にあっては、正極書込性および負極性書込の両極性に対応して補正データをそれぞれ出力する必要はなく、一方の極性における電圧実効値が、他方の極性における電圧実効値に対して結果的に等しくなれば良い。このため、第2発明において、前記加算器は、前記電圧信号を正極性とする場合または負極性とする場合のうち、一方の場合に限り、該第2補正データを前記画像データに加算し、前記電圧信号を正極性とする場合または負極性とする場合のうち、他方の場合には、略ゼロの値を該第2補正データに加算する構成が望ましい。この構成によれば、いずれかの一方の書込極性に対応して補正データを生成すれば済むので、その分、構成を簡略化することが可能となる。

ところで、液晶表示装置にあって、画素の濃度が中間的（灰色）である領域では、液晶容量に印加される電圧実効値にわずかな差があっても濃度が大きく変化する。逆に言えば、灰色に相当する画像信号を、正極性および負極性で画素電極に交互に印加して、濃度がほぼ同一となるように調整すれば、両極性において液晶容量に印加される電圧実効値を等しくすることができる。そこで、一方の極性における電圧実効値を、他方の極性における電圧実効値に等しくする構成において、特定レベルに対応する基準補正データは、前記一方の場合に、当該補正基準補正データを、前記特定レベルに対応する画像データに加算して画素電極に印加した時と、前記他方の場合に、当該補正基準補正データを、前記特定レベルに対応する画像データに加算せずに、画素電極に印加した時とにおいて濃度差が小となるように調整した値であることが望ましい。これにより、実際のプッシュダウンや光リーキ等の程度を意識しないで、特定レベルに対応する基準補正データを

設定することができる。

【0016】

また、第2発明において、前記読出部は、前記表示領域にあってX方向走査の時間基準となる第1クロック信号を計数して、前記表示領域において前記画像データに対応する画素のX座標を示すX座標データを生成するXカウンタと、前記表示領域にあってY方向走査の時間基準となる第2クロック信号を計数して、前記表示領域において前記画像データに対応する画素のY座標を示すY座標データを生成するYカウンタと、前記X座標データと前記Y座標データとにより、前記画像データに対応する画素の座標近傍に位置する基準座標を複数特定するとともに、該特定した基準座標と前記画像データのレベルとにより、前記補正テーブルから対応する第1補正データを読み出すためのアドレスを発生するアドレス発生部とを備え、前記演算部は、前記X座標データと前記Y座標データとによって特定される画像データの座標から、読み出された第1補正データに対応する基準座標までの距離に応じて補間処理を行う構成が好ましい。この構成によれば、あるタイミングの画像データが、表示領域においていかなる座標に対応するかについてが、X、Y座標データにより特定されることになる。そして、当該座標近傍の基準座標に対応する第1補正データを、座標方向に補間処理することにより、当該座標に対応する第2補正データが生成されるので、画像データに対応する画素毎に、適切に補正データを算出することができる。

【0017】

このような構成においては、前記メモリ、前記補間処理部、前記Xカウンタおよび前記Yカウンタは、RGBの各色にわたって兼用される一方、前記補正テーブル、前記演算部、前記アドレス発生部および前記加算器は、RGBの色毎に対応して設けられる構成が望ましい。この構成では、前記メモリ、前記補間処理部、前記Xカウンタおよび前記Yカウンタを、各色毎に設ける必要がないので、構成の簡易化を図ることが可能となる。

【0018】

一方、第2発明において、前記画素は、電極間に液晶を挟持してなる液晶容量を備え、前記基準補正データが対応する特定レベルは、前記液晶容量に印加され

る電圧実効値に対する透過率または反射率を示す表示特性曲線が急峻に変化する第1および第2変化点の各々に対応する第1および第2レベルと、第1および第2レベルの間における1以上のレベルとである構成が好ましい。

【0019】

さらに、前記補間処理部は、前記第1レベルから前記第2レベルまでのレベルの各々に対応する第1補正データについては、前記基準補正データに補間処理を施して生成し、前記第1レベル未満のレベルの各々に対応する第1補正データについては、前記第1レベルに対応する基準補正データとし、前記第2レベルを越えるレベルの各々に対応する第1補正データについては、前記第2レベルに対応する基準補正データとし、前記補正テーブルは、前記第1レベルから前記第2レベルまでの各レベルについて第1補正データを記憶し、前記読み出部は、前記補正テーブルに記憶された第1補正データのうち、前記画像データのレベルが前記第1レベル未満である場合には、前記第1レベルに対応するものを選択し、前記画像データのレベルが前記第1レベルから前記第2レベルまでの範囲にある場合には、該レベルに対応して生成されたものを選択し、前記画像データのレベルが前記第2レベルを越える場合には、前記第2レベルに対応するものを選択する構成が好ましい。液晶容量の表示特性では、大きな変化点が2つあり、これらの変化点の間では印加電圧に対する透過率の傾きが大きいがほぼ一定であり、それ以外の範囲では、印加電圧に対する透過率の傾きは小さい。このため、第1レベルから第2レベルまでの各レベルに対応する第1補正データについては、基準補正データに補間処理を施して生成したものを用いれば十分である。また、画像データのレベルが第1レベル未満である場合には、該第1レベルに対応する第1補正データを選択する一方、画像データのレベルが第2レベルを越える場合には、該第2レベルに対応する第1補正データを選択すれば、十分である。

【0020】

ただし、画像データのレベルが第1レベル未満である場合、または、第2レベルを超える場合でも、該レベルに対応する適切な補正データを生成する場合には、次のような構成とすることが望ましい。すなわち、前記画像データのレベルが前記第1レベル未満である場合、または、前記第2レベルを越える場合に、該画

像データのレベルと前記第1または第2レベルとの差に応じた係数を出力する係数出力部と、前記係数出力部による係数と、読み出された第1または第2レベルに対応する第1補正データとを乗算する乗算器とを備え、前記演算部は、前記乗算器による乗算結果を、前記読み出部により選択されて読み出された第1補正データとして用いて、座標方向の補間処理を行う構成が望ましい。この構成によれば、画像データのレベルが第1レベル未満である場合、または、第2レベルを超える場合でも、当該レベルに対応して適切に補正データが生成されるので、より正確に表示品位の低下を防止することが可能となる。

【0021】

このような構成における前記係数出力部としては、前記画像データが前記第1レベル未満である領域、または、前記第2レベルを越える領域において、少なくとも2以上のレベルに対応する係数を記憶するルックアップテーブルと、前記ルックアップテーブルに記憶された係数を補間して、該画像データに対応する係数を求める係数補間部とを備える構成が考えられる。この構成によれば、画像データが第1レベル未満である領域のレベルの各々に対応して、または、記第2レベルを越える領域のレベルの各々に対応して、係数をルックアップテーブルに記憶させる必要がないので、その分、ルックアップテーブルに必要な記憶容量を削減することが可能となる。

【0022】

一方、第2発明において、カラー化に対応する場合、前記画像データおよび前記基準補正データは、それぞれR G Bの各色に対応し、前記補間処理部は、R G Bの各色に対応して第1補正データを生成し、前記補正テーブル、前記演算部および前記加算器は、R G Bの色毎に対応して設けられる構成が好ましい。この構成によれば、R G Bの色毎に、画像データに対する補正データとしての第2補正データが生成されることになる。

【0023】

さらに、人の視覚は、RやBと比較してGの感度が高いので、前記Gの基準補正データのデータ量を、前記Rまたは前記Bの基準補正データのデータ量より多くする構成が望ましい。これにより、Gの基準補正データと比較して、RやBの

基準補正データのデータ量を相対的に小さくできるので、その分、メモリに必要な記憶容量を削減することが可能となる。

さらに、このようなRまたはBの基準補正データに対応する基準座標は、前記Gの基準補正データに対応する基準座標を、一定の規則で抽出したものである構成が望ましい。

同様に、上記目的を達成するため、本件第3発明に係る画像データ補正回路は、X方向およびY方向にわたってマトリクス状に配列する画素の濃度を指示する画像データをアナログ変換するとともに、所定の一定電位を基準として一定周期毎に極性反転した電圧信号を前記画素に供給する際に、該画像データを補正する画像データ補正回路であって、白基準レベルに対応した白基準補正データと、黒基準レベルに対応した黒基準補正データと、前記白基準レベルと前記黒基準レベル間に対応した少なくとも1つの中間基準補正データを格納したメモリと、一方の極性の前記画像データのうち中間調画像データに基づいて、前記メモリ内の前記複数の基準補正データ間でレベル方向に補間処理を行い、第1補正データを生成する第1補正データ生成部と、前記中間調画像データの座標データと前記第1補正データとで座標方向の補間処理を行い、第2補正データを生成する第2補正データ生成部と、前記第2補正データを前記中間調画像データに加算して、中間調画像データを補正する加算器とを具備することを特徴とする。

本発明にあっては、特に、画素の濃度が中間調（灰色）である領域が、一方の極性における電圧実効値が、他方の極性における電圧実効値に対して結果的に等しくなれば良いものである。

さらに、前記第1補正データ生成部は、前記一方の極性の前記画像データのうち白あるいは黒基準の画像データの場合は、前記メモリ内の白基準補正データあるいは黒基準補正データを第1補正データとすることを特徴とする。

本発明によれば、白や黒基準の画像データのレベルでは、透過率の変化が小さいので、補間処理の必要はない。

さらに、前記第1補正データ生成部は、前記一方の極性の前記画像データのうち白あるいは黒基準の画像データの場合は、前記メモリ内の白基準補正データあるいは黒基準補正データに、前記白あるいは黒基準の画像データと前記メモリ内

の白基準補正データあるいは黒基準補正データとの差に応じた係数を乗じた第1補正データとすることを特徴とする。

この構成によれば、フリッカ等による表示品位の低下を抑えることができる。

さらに、前記メモリ内の中間基準補正データは、画面を分割した一領域における正極性と負極性の輝度レベルの不足分あるいは過剰分に基づいて算出されていることが望ましい。

【0024】

同様に、上記目的を達成するため、本件第4発明に係る液晶表示装置は、X方向およびY方向にわたってマトリクス状に配列する画素の濃度を指示する画像データであって、該画像データが取り得るレベルのうち、特定レベルに対応する基準補正データを、画素が配列する表示領域内で予め定められた基準座標毎に記憶するメモリと、前記メモリに記憶された基準補正データに対しレベル方向に補間処理を施して、前記画像データの取り得るレベルに対応した第1補正データを、前記基準座標毎に生成する補間処理部と、該第1補正データを基準座標とレベルとに対応づけて記憶する補正テーブルと、前記補正テーブルに記憶された第1補正データのうち、前記画像データに対応する画素の座標近傍に位置する基準座標に対応し、かつ、該画像データのレベルに対応するものを選択して読み出す読み出部と、読み出された第1補正データに対し座標方向の補間処理を施して、前記画像データに対応する第2補正データを生成する演算部と、前記一定電位に対して、前記電圧信号を正極性とする場合または負極性とする場合のうち、少なくとも一方の場合に、該第2補正データを前記画像データに加算して、該画像データを補正する加算器と補正された画像データを、アナログ変換するD/A変換器と、前記一定電位を基準として一定周期毎に極性反転する極性反転回路と、極性反転された電圧信号を前記画素の各々に供給する駆動回路とを具備する構成を特徴としている。この構成によれば、上記第1および第2発明と同様に、補正データが、書き込み極性のほか、画像データに対応する座標位置も考慮されて生成されるので、焼き付きやフリッカ等による表示品位の低下を、マトリクス状に配列する画素毎に適切に抑えることができるとともに、必要なメモリ容量を削減して、構成の簡易化を図ることが可能となる。

【0025】

さらに、本発明に係る電子機器は、上記液晶表示装置を備えることを特徴としている。特に、画像を拡大投射するプロジェクタに用いると、フリッカ等が画素毎の適切に補正されるので、その効果が大きいが、直視型の電子機器、例えば、モバイル型のコンピュータや携帯電話等の表示部にも好適である。

【0026】

【発明の実施の形態】

以下、本発明の実施形態について図面を参照して説明する。

【0027】

<1：第1実施形態>

まず、本発明の第1実施形態として、液晶パネルによる透過像を合成した後、拡大投射するプロジェクタについて説明する。

【0028】

<1-1：プロジェクタの構成>

説明の便宜上、このプロジェクタの構成について概略的に説明する。図1は、このプロジェクタの構成を示す平面図である。この図に示されるように、プロジェクタ1100内部には、ハロゲンランプ等の白色光源からなるランプユニット1102が設けられている。このランプユニット1102から射出された投射光は、内部に配置された3枚のミラー1106および2枚のダイクロイックミラー1108によってR（赤）、G（緑）、B（青）の3原色に分離されて、各原色に対応する液晶パネル100R、100G、100Bにそれぞれ導かれる。

【0029】

ここで、液晶パネル100R、100B、100Gには、後述する処理回路300により処理されたR、G、Bの画像信号がそれぞれ供給される。これにより、液晶パネル100R、100G、100Bは、それぞれRGBの各原色画像を生成する光変調器として機能することになる。

さて、これらの液晶パネル100R、100B、100Gによって変調された光は、ダイクロイックプリズム1112に3方向から入射される。このダイクロイックプリズム1112においては、RおよびBの光が90度に屈折する一方、

Gの光が直進する。これにより、各原色画像の合成像が、投射レンズ1114を介して、スクリーン1120に投写されることとなる。なお、液晶パネル100R、100B、100Gには、ダイクロイックミラー1108によって、R、G、Bの各原色に対応する光が入射するので、直視型パネルのようなカラーフィルタは不要である。

【0030】

<1-2: プロジェクタの電気的構成>

次に、このプロジェクタ1100の電気的な構成について説明する。図2は、プロジェクタの電気的な構成を示すブロック図である。

この図に示されるようにプロジェクタ1100は、3枚の液晶パネル100R、100G、100Bと、タイミング制御回路200と、処理回路300とを備える。このうち、タイミング制御回路200は、上位装置から供給される垂直走査信号Vs、水平走査信号Hsおよびドットクロック信号DCLKにしたがって、各部を制御するためのタイミング信号やクロック信号などを生成するものである。

【0031】

一方、処理回路300は、ガンマ補正回路310、補正回路320、S/P(シリアル-パラレル)変換回路330R、330G、330Bおよび反転増幅回路340R、340G、340Bから構成されている。

このうち、ガンマ補正回路310は、R、G、Bに対応して供給されるデジタルの画像データDR、DG、DBに対し、液晶パネル100R、100G、100Bの各々の表示特性に対応するように、ガンマ補正を施して、画像データDR'、DG'、DB'として出力するものである。

続いて、補正回路320は、画像データDR'、DG'、DB'に対し、フリッカ等を、色毎に、かつ、画素毎に防止する補正を施すとともに、補正されたデータをD/A変換して、画像信号VIDR、VIDG、VIDBとして出力するものである。なお、補正回路320の詳細については後述することにする。

【0032】

次に、Rに対応するS/P変換回路330Rは、1系統の画像信号VIDRを

入力すると、これを6系統に分配するとともに、時間軸に対して6倍に伸長（シリアル-パラレル変換）して出力するものである（図4参照）。ここで、6系統の画像信号に変換する理由は、後述するサンプリングスイッチ151（図3参照）において、画像信号の印加時間を長くして、画像信号のサンプリング時間および充放電時間を十分に確保するためであるが、本発明とは直接関係ないので、その説明を省略することにする。

さらに、Rに対応する反転増幅回路340Rは、画像信号を極性反転させた後、増幅して、画像信号VIDr1～VIDr6として液晶パネル100Rに供給するものである。

【0033】

なお、補正回路320によるGの画像信号VIDGについても、同様に、S/P変換回路330Gによって6系統に変換された後に、反転増幅回路340Gによって反転・増幅されて、画像信号VIDg1～VIDg6として液晶パネル100Gに供給される。同様に、Bの画像信号VIDBについても、S/P変換回路330Bによって6系統に変換された後に、反転増幅回路340Bによって反転・増幅されて、画像信号VIDb1～VIDb6として液晶パネル100Bに供給される。

【0034】

また、反転・増幅回路340R、340G、340Bにおける極性反転とは、一定電位Vcを基準として、その電圧レベルを交互に反転させることをいう。また、反転するか否かについては、データ線への画像信号の印加方式が①走査線単位の極性反転であるか、②データ線単位の極性反転であるか、③画素単位の極性反転であるかに応じて定められ、その反転周期は、1水平走査期間またはドットクロック周期に設定されるが、以下の説明では、便宜的に、①走査線単位の極性反転であるとする。

【0035】

<1-2-1：液晶パネル>

次に、液晶パネル100R、100G、100Bの構成について説明する。なお、液晶パネル100R、100G、100Bについては、電気的にみれば互い

に同一構成であるので、ここでは、Rに対応する液晶パネル100Rを例にとって説明する。図3は、液晶パネル100Rの構成を示すブロック図である。

この図に示されるように、液晶パネル100の表示領域100aにあっては、複数本の走査線112が行(X)方向に沿って平行に形成され、また、複数本のデータ線114が列(Y)方向に沿って平行に形成されている。そして、これらの走査線112とデータ線114とが交差する部分においては、スイッチング素子たるTFT116のゲートが走査線112に接続される一方、TFT116のソースがデータ線114に接続されるとともに、TFT116のドレインが矩形状の透明な画素電極118に接続されている。

ここで、画素電極118は、対向電極108と対向し、さらに両電極間において液晶105が挟持された構成となっている。すなわち、液晶容量は、画素電極と対向電極との間に液晶が挟持されることにより形成される。

【0036】

一方、表示領域100aの周辺には、走査線駆動回路130や、データ線駆動回路140、サンプリングスイッチ151等からなる周辺回路120が設けられる。このうち、走査線駆動回路130は、図4に示されるように、垂直走査期間の開始に供給される転送パルスDYを、クロック信号CLYの論理レベルが遷移する毎に（立ち上がりおよび立ち下がり）順次シフトして、1水平走査期間1H毎に排他的にオン電位となるような走査信号G1、G2、G3、…、Gyを、各走査線112に供給するものである。

【0037】

次に、データ線駆動回路140は、順次オン電位となるサンプリング制御信号S1、S2、…、Sxを、1水平走査期間内に出力するものである。詳細には、データ線駆動回路140は、図4に示されるように、水平走査期間のはじまりに供給される転送パルスDXを、クロック信号CLXの論理レベルが遷移する毎に順次シフトして、排他的にオン電位となるように、サンプリング制御信号S1、S2、S3、…、Sxを出力するものである。

【0038】

一方、画像信号VIDr1～VIDr6は、6本の画像信号線171を介して

供給され、サンプリング制御信号 S1、S2、S3、…、Sxにしたがって各データ線 114 にサンプリングされる構成となっている。

詳細には、データ線 114 は 6 本毎にブロック化されており、図 3 において左から数えて i (i は、1、2、…、n) 番目のブロックに属するデータ線 114 の 6 本のうち、最も左に位置するデータ線 114 の一端に接続されるサンプリングスイッチ 151 は、サンプリング信号 Si がオン電位になると、画像信号線 171 を介して供給された画像信号 VIDr1 をサンプリングして、当該データ線 114 に供給する構成となっている。

【0039】

また、同じく i 番目のブロックに属するデータ線 114 の 6 本のうち、2 番目に位置するデータ線 114 の一端に接続されるサンプリングスイッチ 151 は、サンプリング信号 Si がオン電位になると、画像信号 VIDr2 をサンプリングして、当該データ線 114 に供給する構成となっている。以下、同様に、i 番目のブロックに属するデータ線 114 の 6 本のうち、3、4、5、6 番目に位置するデータ線 114 の一端に接続されるサンプリングスイッチ 151 の各々は、サンプリング信号 Si がオン電位になると、画像信号 VIDr3、VIDr4、VIDr5、VIDr6 の各々をそれぞれサンプリングして、対応するデータ線 114 に供給する構成となっている。

【0040】

また、表示領域 100a には、このほかに、液晶容量の電荷蓄積を補助するための蓄積容量 109 が各液晶容量に対して並列に形成されている。詳細には、蓄積容量 109 の一端は、画素電極 118 (TFT 116 のドレイン) に接続される一方、その他端は、容量線 175 により共通接続されている。なお、この容量線 175 には、一定の電位 (例えば電位 LCcom や、オン電位 Vdd、オフ電位 Vsなど) に共通接地されている。

【0041】

<1-2-2：補正回路>

次に、図 2 における補正回路 320 の詳細な構成について説明する。図 5 は、この補正回路の構成を示すブロック図である。

この図において、補正量出力部322は、デジタルの画像データDR'、DG'、DB'にそれぞれ対応する補正データCmp-R、Cmp-G、Cmp-Bを、表示領域100aにおける座標位置に対応して出力するものである。なお、この補正量出力部322の詳細については、さらに後述することにする。

【0042】

さて、信号PSは、補正後の画像信号VIDR、VIDG、VIDBを正極性書込に対応して供給すべき場合であればHレベルになる一方、負極性書込に対応して供給すべき場合であればLレベルとなる信号である。

続いて、RGBの各々に対応するセレクタ324は、信号PSがHレベルであれば、入力端Aをそれぞれ選択する一方、信号PSがLレベルであれば、入力端Bをそれぞれ選択するものである。ここで、各セレクタ324の入力端Aには、それぞれ補正データCmp-R、Cmp-G、Cmp-Bが供給される一方、入力端Bにはゼロデータが供給されている。

【0043】

次に、RGBの各々に対応する加算器326は、それぞれセレクタ324によって選択されたデータを、それぞれ元の画像データDR'、DG'、DB'に加算して出力するものである。

そして、RGBの各々に対応するD/A変換器328は、それぞれ加算器326による加算されたデータをアナログ変換して、補正された画像信号VIDR、VIDG、VIDBとして出力するものである。

【0044】

このような構成において、信号PSがHレベルである場合、すなわち、正極性書込を行う場合には、セレクタ324では入力端Aがそれぞれ選択されるので、画像データDR'、DG'、DB'には、それぞれ補正データCmp-R、Cmp-G、Cmp-Bが、色毎に加算されることになる。一方、信号PSがLレベルである場合、すなわち、負極性書込を行う場合には、セレクタ324では入力端Bがそれぞれ選択されるので、画像データDR'、DG'、DB'には、ゼロのデータが加算される結果、実質的な補正が行われない。

【0045】

このため、負極性書き込みにおける電圧実効値に対して不足する分を、正極性書き込みにおける画像データに、補正データとして予め上乗せする。これにより、正極性書き込みにおいて、補正データが加算された画像データをアナログ変換して液晶容量に正極性で書き込んだ場合の電圧実効値を、補正が行われない画像データをアナログ変換して液晶容量に負極性で書き込んだ場合の電圧実効値と等しくすることができます。

この際、次に詳述する補正量出力部322によって、補正データを、画像データのレベルのみならず、表示領域100aにおける座標位置（画素位置）についても、対応させて出力することにより、フリッカ等による表示品位の低下を防止することができる。

【0046】

＜1-2-2-1：補正量出力部の構成＞

そこで次に、図5における補正量出力部322の詳細について説明する。図6は、この補正量出力部322の構成を示すブロック図である。この図に示されるように補正量出力部322は、Xカウンタ10、Yカウンタ11、ROM(Read Only Memory)12、補間処理部13および補正ユニットUR、UG、UBから構成される。

【0047】

このうち、Xカウンタ10は、1ドット（画素）分の画像データの供給周期に同期するドットクロック信号DCLKをカウントして、画像データのX座標を示すX座標データDxを出力するものである。一方、Yカウンタ11は、水平走査に同期する水平クロック信号HCLKをカウントして、画像データのY座標を示すY座標データDyを出力するものである。したがって、X座標データDxとY座標データDyとを参照することによって、当該画像データに対応するドット（画素）の座標を知ることができる。

なお、水平クロック信号HCLKを1/2分周したものが、上述したクロック信号CLYである。また、ドットクロック信号DCLKを1/12分周したものが、上述したクロック信号CLXである。

【0048】

次に、ROM12は不揮発性のメモリであり、プロジェクト1100の電源投入時に、基準補正データDrefr、Drefg、DrefbをRGBに対応して出力する。この基準補正データDrefr、Drefg、Drefbは、予め定められた複数の基準座標毎に対応するものであって、フリッカ等を補正する際の基準となるデータである。

【0049】

ここで、本実施形態における基準座標について説明する。図7は、基準座標について表示領域100aとの関連において説明するための概念図である。説明の便宜上、表示領域100aにおける画素の配列が、横1024ドット×縦768ドットで構成されるものとすると、この表示領域を、横8個×縦6個のブロックに分割し、これらブロックの頂点に位置する計63点の座標（図において黒丸で示される）を、本実施形態では基準座標と称呼することとしたものである。

【0050】

次に、RGBの色毎における特定レベルについて説明する。一般に、液晶パネルは、液晶の組成に応じた表示特性を有するので、画像データが取り得るレベルのうち、ある1つのレベルに対応する補正データを用いて、画像データのすべてのレベルにわたって補正しても、正確な補正を行うことができない。例えば、中央（灰色）レベルで最適化された補正データを用いて、画像データが取り得るレベルのすべてにわたって補正しても、特に黒レベルや白レベルにおいて正確な補正を行うことができず、したがって、そのようなレベルにおいて輝度ムラを抑圧することができない。一方、画像データのすべてのレベルに対応して補正データを格納するのは理想的ではあるが、ROM12において必要とする記憶容量が増大してしまうことになる。

そこでまず、本実施形態においては、RGB毎に、3つの異なるレベルに対応して基準補正データDrefr、Drefg、Drefbを記憶しておき、これら3つのレベル以外のレベルに対応する補正データについては、記憶した基準補正データから補間処理して求めることとした。

【0051】

これについて詳細に説明する。図8は、液晶容量に印加される電圧実効値と透

透過率（または反射率）との関係を示す表示特性Wにおいて、色を特定しない場合の基準補正データD_{ref}に対応する電圧レベルが、どの地点に相当するかを示すための図である。なお、この図は、液晶容量に印加される電圧実効値がゼロである場合に、透過率が最大（白表示）となるノーマリー ホワイトモードについて示している。

【0052】

この図に示されるように、表示特性Wは、液晶容量に印加される電圧実効値がゼロから次第に大きくなると、透過率が緩やかに低下し、電圧レベルV1を越えると急峻に透過率が低下し、さらに、電圧レベルV3を越えると透過率が緩やかに低下する。ここで、電圧レベルV0は、画像データが最小レベルとなる場合に液晶容量に印加される電圧実効値であり、電圧レベルV4は、画像データが最大レベルとなる場合に液晶容量に印加される電圧実効値である。そして、このような表示特性Wにおいて、本実施形態における基準補正データD_{ref}は、電圧レベルV1、V2およびV3のそれぞれに対して、後述する手法により設定されたものである。なお、電圧レベルV1およびV3は、表示特性Wにおいて急峻に変化する点に対応するものであり、電圧レベルV2は、透過率が約50%となる点に対応している。

【0053】

ここで、上述した3つの電圧レベルを選んだ理由は、次の通りである。第1に、電圧レベルV1未満の領域、または、電圧レベルV3を越える領域においては、画像データのレベルが大きく相違しても、透過率変化が小さいので、電圧レベルV1またはV3に対応する基準補正データD_{ref}を用いれば、通常では十分である、と考えられるからである。第2に、仮に電圧レベルV1、V3の替わりに電圧レベルV0、V4に対応する基準補正データD_{ref}を記憶して、電圧レベルV0～V4の範囲における各レベルに対応する補正データを補間処理して算出すると、表示特性Wが、電圧レベルV1、V3にて急峻に変化するため、補正データを全域にわたって正確に算出することができないからである。第3に、透過率が約50%となる電圧レベルV2を用いることによって、補間処理の精度を高めることができるからである。

【0054】

なお、以下の説明においては、電圧レベルV1を白基準レベルと、電圧レベルV2を中央基準レベルと、電圧レベルV3を黒基準レベルと、それぞれ適宜称呼することにする。また、この例では、白基準レベルと、中央基準レベルと、黒基準レベルとに対応して基準補正データDrefを用意することにしたが、白基準レベルから黒基準レベルまでの範囲を分割する複数点に対応して基準補正データDrefを用意してもよい。すなわち、白基準レベルと、複数の中間基準レベルと、黒基準レベルとに対応して基準補正データDrefを用意してもよい。

【0055】

次に、ROM12の記憶内容について説明する。図9は、ROM12の記憶内容を示す図である。

この図に示されるように、ROM12には、63点の基準座標毎に、9個の基準補正データDrefが格納されている。詳細には、1個の基準座標に対応する基準補正データDrefは、それぞれRGBに対応する基準補正データDrefr、Drefg、Drefbからなり、各色の基準補正データは、さらに白基準レベル、中央基準レベルおよび黒基準レベルにそれぞれ対応して格納されている。

【0056】

ここで、図9において、データを示す「D」に続く第1番目の添字「R」、「G」、「B」は、どの色に対応しているかを示している。また、第2番目の添字のうち、「w」は白基準レベルに、「c」は中央基準レベルに、「b」は黒基準レベルに、それぞれ対応していることを示している。さらに、第3番目および第4番目の添字「i、j」は、対応する基準座標を示している。例えば、「D R c 256、1」とは、R(赤)色であって、中央基準レベルに対応し、かつ、基準座標(256、1)に対応する基準補正データであることを示している。

なお、以下の説明では、基準補正データについて、RGBの各色で区別する場合、Rに対応するものをDrefrと、Gに対応するものをDrefgと、Bに対応するものをDrefbとそれぞれ表記する一方、RGBの各色で区別しない場合、単にDrefと表記することにする。

【0057】

次に、基準補正データ D_{ref} の設定について説明する。図10は、基準補正データ D_{ref} を設定する際に用いるシステムの構成を示す図である。この図に示されるシステム1000は、実施形態に係るプロジェクタ1100、CCDカメラ500、パーソナルコンピュータ600およびスクリーンSから構成されるが、補正回路320については動作を停止させている。

さて、このシステムにおいて、CCDカメラ500は、プロジェクタ1100により投射されてスクリーンSに写し出された画像を撮像して、画像信号 V_s に変換出力するものである。また、パーソナルコンピュータ600は、画像信号 V_s を解析して次のような手順で基準補正データ D_{ref} を生成するものである。

【0058】

まず、このシステム1000に、図示せぬ信号発生器を接続して、電圧レベル V_1 に対応するRの画像データ D_R' を供給する（画像データ D_G' 、 D_B' については、最低透過率の電圧レベル V_4 に対応させて固定する）。これにより、スクリーンSには明るい赤一色の画像が、正極性書き・負極性書きにより交互に表示される。

次に、この画像は、CCDカメラ500によって撮像され、画像信号 V_s として、パーソナルコンピュータ600に供給される。そして、パーソナルコンピュータ600は、画像信号 V_s から、1フレームの画面を図7に示される縦6個×横8個のブロックに分割して、各ブロックの平均輝度レベルを正極性書き時と負極性書き時とにおいて求め、これに基づいて、各基準座標の輝度レベルを算出する。この際、パーソナルコンピュータ600は、ある基準座標の輝度レベルについて、当該基準座標に隣接する1、2または4つのブロックの平均輝度レベルを平均して求める。

【0059】

続いて、パーソナルコンピュータ600は、基準座標の輝度レベルについて正極性書き・負極性書きと比較し、いずれか一方の書きを基準としたときに、他方の書きにおいて不足分または過剰分を求めて、その分に基づいて基準補正データ D_{ref} を算出する。なお、本実施形態では、基準となる極性を負極性書きとして、正極性書きにおいて補正を行う構成となっているので、負極性書きに対する不

足分が算出されることになる。

同様な動作を、パーソナルコンピュータ600は、63点のすべての基準座標について、さらに、中央基準レベル（電圧レベルV2）、黒基準レベル（V3）についても実行して、Rに対応する基準補正データDrefrを算出する。

【0060】

引き続き、画像データDR'、DB'を最低透過率の電圧レベルV4に対応させて固定し、Gの画像データDG'を白基準レベル、中央基準レベル、黒基準レベルに対応するように順次切り替えて、パーソナルコンピュータ600に対し、Gに対応する基準補正データDrefgを算出させる。

同様に、画像データDR'、DG'を最低透過率の電圧レベルV4に対応させて固定し、Bの画像データDB'を白基準レベル、中央基準レベル、黒基準レベルに対応するように順次切り替えて、パーソナルコンピュータ600に対し、Bに対応する基準補正データDrefbを算出させる。そして、このように算出された基準補正データDrefr、Drefg、Drefbが、当該プロジェクト1100におけるROM12に格納される。

【0061】

説明を再び図6に戻すと、補間処理部13は、白基準レベル、中央基準レベルおよび黒基準レベルに対応する基準補正データDrefr、Drefg、Drefbを、RGBの色毎に補間処理することによって、RGBにそれぞれ対応する補正データ（第1補正データ）DHr、DHg、DHbを、基準座標毎に算出するものである。

具体的には、補間処理部13は、例えばRにおいて、電圧V1レベル（白基準レベル）に対応する基準補正データDrefrと電圧レベルV2（中央基準レベル）に対応する基準補正データDrefrとから、白基準レベルから中央基準レベルまでの各レベルに対応して補正データDHrを算出し、同様に、電圧レベルV2に対応する基準補正データDrefrと電圧レベルV3（黒基準レベル）に対応する基準補正データDrefrとから、中央基準レベルから黒基準レベルまでの各レベルに対応して補正データDHrを算出する。

【0062】

なお、本実施形態における補間処理部13は、直線補間によって補正データDHを算出するものとする。例えば、電圧レベルVa（ただし、V1 < Va < V2）、座標(i, j)、Rに対応する補正データDHrは、次の式で与えられる。すなわち、 $DHr = (DRwi, j) \cdot (Va - V1) / (V2 - V1) + (DRci, j) \cdot (V2 - Va) / (V2 - V1)$

したがって、補間処理部13によって、63点の基準座標毎に、電圧レベルV1（白基準レベル）から電圧レベルV3（黒基準レベル）までの各レベルに対応した補正データDHr、DHg、DHbが算出されることになる。

【0063】

次に、Rに対応する補正ユニットURは、上述した補間処理部13で生成された補正データDHrについて座標方向に補間処理を実行して、画像データDR'のレベルおよび座標位置に対応する補正データCmp-Rを出力するものである。同様に、Gに対応する補正ユニットUGは、補正データDHgについて座標方向に補間処理を実行して、画像データDG'のレベルおよび座標位置に対応する補正データCmp-Gを出力するものであり、Bに対応する補正ユニットUBは、補正データDHbについて座標方向に補間処理を実行して、画像データDB'のレベルおよび座標位置に対応する補正データCmp-Bを出力するものである。

なお、各補正ユニットUR、UG、UBは、本実施形態では共通構成であるので、代表してRに対応する補正ユニットURについて説明することとする。

【0064】

さて、補正ユニットURは、補正テーブル14R、演算部15Rおよびアドレス発生部17Rを備えている。

このうち、補正テーブル14Rは、補間処理部13による補正データDHrについて、基準座標を行アドレスとし、レベル方向を列アドレスとした領域に記憶する一方、読み出アドレスで指定された記憶領域から4点の補正データDHr1～DHr4を出力する構成となっている。

【0065】

ここで、補正テーブル14Rにおける記憶内容について図11を参照して説明

する。この図において、「m」は電圧レベルV1に対応する画像データを示し、「n」は電圧レベルV3に対応する画像データを示す。図に示されるように、補正テーブル14Rは、各基準座標に対応付けて補正データDHrを記憶している。ここで、補正データDHrに続く第1番目および第2番目の添字「i、j」は、対応する基準座標を示すものであり、第3番目の括弧内数字は、対応する画像データのレベルを示している。例えば、DHr1、128(m+2)とは、基準座標(1、128)、画像データのレベル(m+2)に対応する補正データであることを示している。

【0066】

次に、アドレス発生部17Rは、X座標データDx、Y座標データDyと、画像データDR'に基づいて、以下の手順で4つの読み出アドレスを順次生成するものである。

すなわち、第1に、アドレス発生部17Rは、X座標データDxおよびY座標データDyによって特定される座標の近傍に位置する4点の基準座標を特定する。例えば、X座標データDxおよびY座標データDyによって特定される座標が(64、64)であるならば(図7参照)、基準座標として4つの(1、1)、(128、1)、(1、128)、(128、128)を特定する。これにより、第1行、第2行、第10行、第11行を指示する4つの行アドレスが生成される。

第2に、アドレス発生部17Rは、画像データDR'のレベルに対応する列アドレスを生成する。例えば、画像データDR'のレベルが「m+1」であるならば、第2列を指示する列アドレスを生成する。ただし、画像データDR'が「m」未満の場合には第1列を指示する列アドレスを生成し、画像データDR'が「n」を越える場合には「n」に対応する列アドレスを生成する。

第3に、アドレス発生部17Rは、4つの行アドレスと1つの列アドレスを組み合わせて4つの読み出アドレスを生成する。

そして、このアドレス発生部14Rによって、補正テーブル14Rに記憶されている補正データDHrの中から、4つの補正データDHr1～DHr4が選択される。例えば、画像データDR'のレベルが「m+1」であり、X座標データ

D_x および Y 座標データ D_y によって特定される座標が (64, 64) であるならば、図11において $D_{Hr1}, 1 (m+1)$ と、 $D_{Hr128}, 1 (m+1)$ と、 $D_{Hr1}, 128 (m+1)$ と、 $D_{Hr128}, 128 (m+1)$ とが補正データ $D_{Hr1} \sim D_{Hr4}$ として補正テーブル14Rから読み出される。

【0067】

次に、図6における演算部15Rは、読み出された4点の補正データ $D_{Hr1} \sim D_{Hr4}$ を用いて、 X 座標データ D_x および Y 座標データ D_y によって特定される座標（当該画像データ DR' に対応する座標）に相当するであろう補正データ C_{mp-R} を補間処理により求めるものである。詳細には、演算部15Rは、4点の補正データ $D_{Hr1} \sim D_{Hr4}$ に対し、 X 座標データ D_x および Y 座標データ D_y によって特定される座標から、補正データ $D_{Hr1} \sim D_{Hr4}$ に対応する座標までの各距離に応じて直線補間することにより、補正データ C_{mp-R} を求める。

【0068】

なお、この補正データ C_{mp-R} は、正極性書込であれば、図5における加算器326により画像データ DR' と加算されて、D/A変換器328によりアナログの画像信号 $V IDR$ として出力される。

また、ここでは、Rに対応する補正データ C_{mp-R} を生成する場合について説明したが、Gに対応する補正データ C_{mp-G} や、Bに対応する補正データ C_{mp-B} についても同様な処理により求められて、正極性書込であれば、それぞれ画像データ DG' 、 DB' と加算された後、アナログの画像信号 $V IDG$ 、 $V IDB$ として出力されることになる。

【0069】

〈1-2-2-2：補正回路の動作〉

次に、補正回路320の動作について説明する。図12は、補正回路の動作を示すフローチャートである。

まず、プロジェクタ1100に電源が投入されると、ROM12から各基準座標に対応する基準補正データ D_{ref} (D_{refr} 、 D_{refg} 、 D_{refb}) が読み出される（ステップS1）。

【0070】

次に、補間処理部13は、基準補正データDrefr、Drefg、Drefbに基づいて、レベル方向の補間処理を実行して、補正データDHr、DHg、DHbを生成する（ステップS2）。すなわち、基準補正データDrefr、Drefg、Drefbの各々は、それぞれ、63点の基準座標における3つの電圧レベルV1、V2、V3にしか対応していないので、電圧レベルV1から電圧レベルV3までの各レベルに対応する補正データDHr、DHg、DHbについては、それぞれ補間処理によって生成することにしたものである。

【0071】

次に、補正テーブル14R、14G、14Bに、補正データDHr、DHg、DHbがそれぞれ格納されると、ドットクロック信号DCLKおよび水平クロック信号HCLKに同期して、1ドット（画素）分の画像データDR'、DG'、DB'が供給されたか否かが判別される（ステップS3）。この判別結果が否定的であれば、再び処理の手順がステップS3に戻って待機状態になる。

一方、ステップS3の判別結果が肯定的であれば、さらに、現時点において信号PSがHレベルであるか否か（すなわち、正極性書きを行うのか否か）が判別される（ステップS4）。この判別結果が否定的であれば（すなわち、負極性書きを行うのであれば）、上述したようにセレクタ324によりゼロデータが画像データDR'、DG'、DB'に加算されるのみであり、したがって、実質的な補正が行われないまま、再び処理の手順がステップS3に戻って待機状態になる。

【0072】

また、ステップS4の判別結果が肯定的であれば、Xカウンタ10から出力されるXデータ座標DxおよびYカウンタ11から出力されるYデータ座標Dyによって、現時点における画像データDR'、DG'、DB'が、表示領域100aにおいて、いかなる座標位置に対応しているのかが示されることになる。そして、Rについて座標方向の補間処理の元になる補正データDHr1～DHr4が、X座標データDxおよびY座標データDyと、画像データDR'のレベルとに基づいて、補正テーブル14Rから読み出される。同様に、Gについて座標方向

の補間処理の元になる補正データ $DHg_1 \sim DHg_4$ が、X座標データ Dx およびY座標データ Dy と、画像データ DG' のレベルとに基づいて、補正テーブル $14G$ から読み出され、Bについて座標方向の補間処理の元になる補正データ $DHb_1 \sim DHb_4$ が、X座標データ Dx およびY座標データ Dy と、画像データ DB' のレベルとに基づいて、補正テーブル $14B$ から読み出される（ステップ S5）。

【0073】

この後、補正データ $DHr_1 \sim DHr_4$ が、X座標データ Dx およびY座標データ Dy に基づき、演算部 $15R$ によって補間処理されて、補正データ $Cmp-R$ が生成される。同様に、補正データ $DHg_1 \sim DHg_4$ が、演算部 $15G$ によって補間処理されて、補正データ $Cmp-G$ が生成され、補正データ $DHb_1 \sim DHb_4$ が、演算部 $15B$ によって補間処理されて、補正データ $Cmp-B$ が生成される（ステップ S6）。

【0074】

そして、補正データ $Cmp-R$ と画像データ DR' とが加算器 324 によって加算された後、D/A変換器 328 によってアナログ変換されて、R（赤）の画像信号 $V IDR$ として出力される。同様に、補正データ $Cmp-G$ と画像データ DG' とが加算された後、アナログ変換されて、G（緑）の画像信号 $V IDG$ として出力され、補正データ $Cmp-B$ と画像データ DB' とが加算された後、アナログ変換されて、B（青）の画像信号 $V IDB$ として出力される（ステップ S7）。

この後、次の1ドット分の画像データ DR' 、 DG' 、 DB' についても同様な処理を実行すべく、処理手順が再び S3 に戻ることになる。

【0075】

このように、本実施形態によれば、例えばRについて着目すれば、正極性書き込であれば、画像データ DR' のレベル全域にわたって、適切な補正データ $Cmp-R$ が求められて、画像データ DR' に加算されるが、負極性書き込であれば、画像データ DR' の実質的な補正は行われないので、液晶容量に印加される電圧実効値は、両極性でほぼ等しくなる。例えば、図13（b）に示されるように、正

極性書込において、補正量データ $C_{mp}-R$ に相当する電圧 C_{mp} が、補正しない場合の電圧 V_{gp} に加算されて画素電極に印加されるので、負極性書込において電圧 V_{gn} を画素電極に印加したときの電圧実効値に対して不足していた分が補われる結果、液晶容量に印加される電圧実効値は両極性でほぼ等しくなる。このため、フリッカ等による表示品位の低下が抑えられることになる。

【0076】

さらに、補正回路320においては、同じく R について着目すれば、基準座標毎に対応し、かつ、3つの電圧レベル $V1$ 、 $V2$ 、 $V3$ に対応する基準補正データ D_{refr} から、画像データの各レベルに対応する補正データ D_{Hr} が基準座標毎に生成されるとともに、4点の補正データ $D_{Hr1} \sim D_{Hr4}$ に対し、X座標データ D_x およびY座標データ D_y に応じ補間処理が施されて、補正データ $C_{mp}-R$ が生成される。このため、画像データのレベルのみならず、画像データ D_R の座標位置にも対応して補正が施されるので、フリッカ等の表示品位の低下を、表示領域 $100a$ の全域にわたって適切に抑えることが可能となる。

【0077】

くわえて、レベルに対応する補間処理を実行した後に、座標方向に補間処理が実行されるので、すなわち、2段階の補間処理が実行されるので、ROM12および補正テーブル14Rのメモリ容量が大幅に削減されることになる。

また、Xカウンタ10、Yカウンタ11、ROM12および補間処理部13は、各補正ユニットUR、UG、UBで兼用しているので、その分、構成が簡易となる結果、低コストを図ることが可能である。

なお、上述した実施形態にあっては、ガンマ補正回路310の後段に補正回路320が設けられたが、これを逆転させ、画像データ D_R 、 D_G 、 D_B を補正回路320に入力して補正を施した後に、ガンマ補正を施すようにしてもよいことは勿論である。

【0078】

＜2：第2実施形態＞

次に、本発明の第2実施形態に係るプロジェクタについて説明する。このプロジェクタは、第1実施形態のうち、補正回路320における補正量出力部322

を、図14に示される補正量出力部322'に置換したものである。なお、他の部分については、第1実施形態と同様であるので、その説明を省略することにする。

【0079】

<2-1：補正回路、特に補正量出力部の構成>

さて、図14に示される補正量出力部322'は、基準補正データDrefr、Drefg、Drefbを予め記憶しておき、補間処理部13によってレベル方向の補間を施して補正データDHr、DHg、DHbを生成し、さらに、これらに基づいて補正データCmp-R、Cmp-G、Cmp-Bを生成するといった基本的仕組みは、第1実施形態における補正量出力部322（図6参照）と共通である。

【0080】

しかしながら、第2実施形態における補正量出力部322'は、ROM12の替わりに記憶容量の少ないROM12'を用いる点、および、補正テーブル14R、14Bの替わりに記憶容量の少ない補正テーブル14R'、14B'を用いる点で、第1実施形態の補正量出力部322と相違している。

【0081】

さて、人の視覚には、R（赤）、B（青）と比較してG（緑）の感度が高いといった特性がある。このため、フリッカ等にあっては、Gが視認されやすくなる反面、RやBでは視認されにくい傾向がある。したがって、RGBの補正精度を必ずしも同一とする必要はなく、むしろRやBの補正精度をGに比べて相対的に落とすことにより、必要なメモリ容量を削減することができる。

本実施形態は、この点に鑑みてなされたものであり、人の視覚特性に応じて、基準補正データDrefr、Drefg、Drefbのデータ量の割合を定めることにより、ある記憶容量のROM12'を用いて、視覚上最大の効果を得られるようにしたものである。そこで、以下、補正量出力部322'に用いられるROM12'および補正テーブル14R'、14B'を中心に説明する。

【0082】

まず、図15は、第2実施形態における基準座標について、表示領域100aとの関連において説明するための概念図である。この図に示されるように、表示

領域は、第1実施形態と同様に横1024ドット×縦768ドットで構成されるが、Gと、RBとの基準座標は、互いに異なっている。すなわち、Gの基準座標は、表示領域100aを、横8個×縦6個のブロックに分割して、これらブロックの頂点に位置する計63点の座標（図において黒丸および二重丸で示される）である。一方、RおよびBの基準座標は、Gの基準座標に対応する63点のうち、二重丸で示される20点のみである。すなわち、R、Bの基準座標は、Gの基準座標の中からを一定の規則に従って抽出したものである。

したがって、Rの基準補正データDrefrおよびBの基準補正データDrefbは、それぞれ20点の基準座標の各々に対応して記憶されるので、63点の基準座標の各々に対応して記憶されるGの基準補正データDrefgと比較して、そのデータ量は、 $20/63 (\approx 1/3)$ になる。

【0083】

次に、本実施形態におけるROM12'において、基準補正データDrefr、Drefg、Drefbがどのように格納されるかについて、図16を参照して説明する。この図に示されるように、ROM12'において、Gにあっては、基準補正データDGwi, jと、DGci, jと、DGBi, jとのトリオが、63点の基準座標毎に記憶されている。一方、ROM12'において、Rにあっては、基準補正データDRwi, jと、DRci, jと、DRbi, jとのトリオが、20点の基準座標毎に記憶され、同様に、Bにあっては、基準補正データDBwi, jと、DBci, jと、DBbi, jとのトリオが、20点の基準座標毎に記憶されている。

【0084】

このため、基準補正データDrefr、Drefbは、例えば、図16に示される第1行の基準座標(1, 1)、(128, 1)、…、(1024, 1)のうち、(1, 1)、(256, 1)、(512, 1)、(768, 1)、(1024, 1)について記憶され、第2行については記憶されないことになる。さらに、第3行以降についても第1行および第2行と同様に基準座標が間引かれる。したがって、ROM12'の記憶容量は、すべての基準座標について記憶する場合（第1実施形態のROM12）と比較して、 $(20 + 63 + 20) / (63 + 63 + 63)$

)、すなわち約54%で済む。これにより、まず、ROM12'の記憶容量を大幅に削減することができる。

【0085】

次に、このような基準補正データDrefrから補間処理により生成される補正データDHrが、補正テーブル14R'において、どのように記憶されるかについて、図17を参照して説明する。この図に示されるように、補正テーブル14R'には、補正データDHrが、20点の基準座標毎に、かつ、第1列に相当する電圧レベルV1から第n列に相当する電圧レベルV3までのレベル毎に、それぞれ対応して記憶されている。

【0086】

ここで、第1実施形態においては、RGBの各々について、63点の基準座標に対応して基準補正データDrefr、Drefbを記憶する一方、これらにレベル方向の補間処理を施して、補正データDHr、DHbを生成していた。これに対して、第2実施形態では、R、Bについては、20点の基準座標に対応して基準補正データDrefr、Drefbを記憶する一方、これらにレベル方向の補間処理を施して、補正データDHr、DHbを生成している。このため、第2実施形態において、補正データDHr、DHbのデータ量は、第1実施形態と比較して約1/3に減少する。したがって、これらを記憶する補正テーブル14R'、14B'の記憶容量を約1/3に削減することができる。

【0087】

＜2-2：補正回路、特に補正量出力部の動作＞

次に、第2実施形態における補正量出力部322'の動作を具体的に説明する。まず、電源が投入されると、ROM12'から、Gについては63点の基準座標に対応する基準補正データDrefgが読み出される一方、Rおよび色については20点の基準座標に対応する基準補正データDrefr、Drefbが読み出される。

続いて補間処理部13は、各基準補正データDrefr、Drefg、Drefbにレベル方向の補間処理を施して、補正データDHr、DHg、DHbを生成し、これらを補正テーブル14R'、14G、14B'に転送する。

【0088】

一方、Xカウンタ10はドットクロック信号DCLKを、Yカウンタ11は水平クロック信号HCLKを、それぞれカウントするが、これらのカウント結果であるX座標データが $D_x = 64$ となり、かつ、Y座標データが $D_y = 64$ となつた場合を想定する。すなわち、図15において、座標(64, 64)のドットに対応する画像データDR'、DG'、DB'を補正する場合について想定する。

【0089】

さて、座標方向の補間処理の元になる補正データであって、Rに対応する4点の補正データDHr1～DHr4が、X座標データDxおよびY座標データDyと、画像データのレベルとに基づいて、補正テーブル14R'から読み出される。Gについても4点の補正データDHg1～DHg4が補正テーブル14Gから読み出され、同様に、Bについても4点の補正データDHB1～DHB4が補正テーブル14B'から読み出される。

ここで、Gについては、(1, 1)、(128, 1)、(1, 128)、(128, 128)の各基準座標に対応する補正データが読み出される一方、Rおよび色については、それぞれ(1, 1)、(256, 1)、(1, 256)、(256, 256)の各基準座標に対応する補正データが読み出される。

【0090】

この後、演算部15R、15G、15Bの各々は、それぞれ、X座標データDxおよびY座標データDyに基づいて、対応する色の4点の補正データに補間処理を施す。なお、補間処理は、直線補間を用いて行われるが、その精度は、表示すべき画像データの座標と元になる補正データとの距離に応じて定まり、距離が長くなるにつれて精度が悪化する。したがって、補間処理によって生成された補正データCmp-R、Cmp-Bの精度については、補正データCmp-Gに比べて低下するが、上述したように、人のRおよびBについての視覚感度は、Gに比較して低いので、RGBの原色画像を合成した場合の表示品質は、ほとんど低下させないで済む。

【0091】

なお、第2実施形態は、人の視覚特性に応じて、基準補正データDrefr、Drefg、Drefbのデータ量を異ならせるものであるから、すべての基準座標について

基準補正データ Drefr、Drefg、Drefb を用意するが、Drefg については 10 ビット、Drefr および Drefb については 5 ビットといったように、各データのビット数を視覚特性に応じて定めるようにしてもよい。

【0092】

<3: 第3実施形態>

上述した第1および第2実施形態にあっては、白基準レベル（電圧レベルV1）から黒基準レベル（電圧レベルV3）までの範囲に限って、各レベルに対応した補正データ DHr、DHg、DHb を補間処理部13によって算出し、これらを、補正テーブル14R、14G、14B の各々によって記憶する一方、白基準レベルV1 未満の領域では、電圧レベルV1 に対応する基準補正データ Dref を、黒基準レベルV3 を越える領域では、電圧レベルV3 に対応する基準補正データ Dref を、それぞれ一律に用いる構成となっていた。これは、電圧レベルV1 未満の領域、または、電圧レベルV3 を越える領域においては、画像データのレベルが大きく相違しても、透過率変化が小さいので、電圧レベルV1 またはV3 に対応する基準補正データ Dref を用いれば、通常では十分である、と考えたからである。

【0093】

しかしながら、実際には、電圧レベルV1 未満に対応する輝度レベルの表示をする場合に、電圧レベルV1 未満である画像データの補正データとして、電圧レベルV1 に対応する基準補正データ Dref を一律に用いると、当該補正データは該画像データに真に対応するものではないので、補正が十分に行われない事態が想定される。同様な事態は、電圧レベルV3 を越える輝度レベルの表示をする場合にも発生し得る、と考えられる。

【0094】

そこで、本発明の第3実施形態では、電圧レベルV1 未満の領域および電圧レベルV3 を越える領域においても、それらの領域の電圧レベルに対応して適切な補正データを算出する構成として、電圧レベルV1 未満および電圧レベルV3 を越える領域に対応する輝度レベルにおいてもフリッカ等の解消を図ることにした。

【0095】

ところで、電圧レベルV1未満の領域において、該電圧レベルに対応する補正データを算出するにしても、その補正データの内容は、電圧レベルV1に対応する基準補正データDrefと大きな差はないと考えられる。このため、本実施形態では、補正すべき画像データのレベルが、白基準レベルに対応する電圧レベルV1未満である場合、電圧レベルV1に対応する基準補正データDrefに、当該画像データのレベルと電圧レベルV1との差に応じた係数を乗算して、その積を、当該電圧レベルに対応する補正データとして用いることとした。

同様に、電圧レベルV3を越える領域において、該電圧レベルに対応する補正データを算出するにしても、その補正データの内容は、電圧レベルV3に対応する基準補正データDrefと大きな差はないと考えられるので、補正すべき画像データのレベルが、黒基準レベルに対応する電圧レベルV3を越える場合、電圧レベルV3に対応する基準補正データDrefに、当該画像データのレベルと電圧レベルV1との差が大きくなるにつれて「1」よりも次第に大きくなる係数を乗算して、その積を、当該電圧レベルに対応する補正データとして用いることとした。

【0096】

一方、上述した第1および第2実施形態にあって、アドレス発生部17R(17G、17B)は、補正テーブル14R(14G、14B)に対し、画像データDR'(DG'、DB')が電圧レベルV1未満の場合、第1列を指示する列アドレスを生成して、近傍に位置する4点の基準座標にあって電圧レベルV1に対応する補正データを読み出し、また、画像データDR'(DG'、DB')が電圧レベルV3を越える場合、第n列を指示する列アドレスを生成して、近傍に位置する4点の基準座標にあって電圧レベルV3に対応する補正データを読み出す構成となっている。

【0097】

この構成を考慮したので、第3実施形態では、電圧レベルV1、V3に対応する補正データに係数を乗算するポイントを、図6において、Rについて補正テーブル14Rから演算部15Rまでの間とし、同様にGについて補正テーブル14

Gから演算部15Gまでの間とし、Bについて補正テーブル14Bから演算部15Gまでの間とした。

【0098】

<3-1：補正回路、特に補正量出力部の構成>

ここで、第3実施形態における補正回路320について詳述することにする。

図18は、本実施形態における補正回路のうち、補正量出力部の要部構成を示すブロック図であり、図6にあって、補正テーブル14Rから演算部15Rまでの間において追加される構成を示したものである。なお、GおよびBについても同様な構成が追加されることになる。

【0099】

図18において、W-LUT（ルックアップテーブル）3222および係数補間部3224は、補正すべき画像データDR'のレベルが、電圧レベルV1（白基準レベル）未満である場合に、当該レベルに対応する係数kwを出力するものである。

詳細には、W-LUT3222は、例えば図19に示されるように、白基準レベルV1からレベルが小さくなるにつれて、徐々に「1」から変化する特性曲線上にあって、電圧レベルV0、Vw1、Vw2、V1の4点に対応した係数データkw_{max}、kw1、kw2、kw_{min}をそれぞれ記憶する一方、最小電圧レベルV0以上電圧レベルV1（白基準レベル）未満である画像データDR'を入力すると、そのレベルの前後に位置する2点の係数データを出力するものである。例えば、W-LUT3222は、電圧レベルVw1以上電圧レベルVw2以下である場合には、電圧レベルVw1に対応する係数データkw1と、電圧レベルVw2に対応する係数データkw2との2点の係数データを出力する。

さらに、係数補間部3224は、W-LUT3222から出力された2点の係数データを補間処理して、電圧レベルV1未満である画像データDR'のレベルに対応する係数データkwを、乗算器M11～M14における入力端の一方に供給するものである。

【0100】

同様に、B-LUT3242および係数補間部3244は、画像データDR'

のレベルが、電圧レベルV3（黒基準レベル）を越える場合に、当該レベルに対応する係数 k_b を出力するものである。

詳細には、B-LUT3242は、例えば図20に示されるように、黒基準レベルV3からレベルが大きくなるにつれて、徐々に「1」から大きくなる特性曲線上にあって、電圧レベルV3、Vb1、Vb2、V4の4点に対応した係数データ $k_{b\min}$ 、 k_{b1} 、 k_{b2} 、 $k_{b\max}$ をそれぞれ記憶する一方、電圧レベルV3（黒基準レベル）を越え、最大電圧レベルV4以下である画像データDR'を入力すると、そのレベルの前後に位置する2点の係数データを出力するものである。例えば、B-LUT3242は、電圧レベルVb2以上電圧レベルV4以下である場合には、電圧レベルVb2に対応する係数データ k_{b2} と、電圧レベルV4に対応する係数データ $k_{b\max}$ との2点の係数データを出力する。

さらに、係数補間部3244は、B-LUT3242から出力された2点の係数データを補間処理して、電圧レベルV3を越える画像データDR'のレベルに対応する係数データ k_b を、乗算器M21～M24における入力端の一方に供給するものである。なお、本実施形態において、W-LUT3222の係数特性およびB-LUT3242の係数特性については、図8に示される表示特性を考慮して設定されるので、実際には、図19および図20に示される特性曲線とは異なる場合がある。

【0101】

さて、本実施形態において、補正テーブル14Rから読み出される4点の補正データのうち、補正データDHr1は、次の3つの経路に分岐して出力される。すなわち、補正データDHr1は、第1番目の経路として、乗算M11における入力端の他方に供給され、第2番目の経路として、セレクタ3270の入力端bに供給され、第3番目の経路として、乗算器M21における入力端の他方に供給されている。他の3点の補正データDHr2、DHr3、DHr4についても同様に、第1番目の経路として、それぞれ乗算器M12、M13、M14における入力端の他方に供給され、第2番目の経路として、それぞれセレクタ3270の入力端bに供給され、第3番目の経路として、それぞれ乗算器M22、M23、M24における入力端の他方に供給されている。なお、乗算器M11～M14に

おける乗算結果は、それぞれセレクタ3270の入力端aに供給され、また、乗算器M21～M24における乗算結果は、それぞれセレクタ3270の入力端cに供給されている。

【0102】

続いて、4つのセレクタ3270は、制御信号s e 1にしたがって、入力端a、b、cのいずれかを選択出力するものである。また、データ判別部3260は、画像データDR'のレベルを判別して、4つのセレクタ3270に対して次のような制御信号s e 1を出力するものである。すなわち、データ判別部3260は、画像データDR'のレベルが、電圧レベルV1未満である場合には入力端aを選択させ、電圧レベルV1以上であって電圧レベルV3以下である場合には入力端bを選択させ、電圧レベルV3を越える場合には入力端cを選択させる制御信号s e 1を出力するものである。なお、演算部15Rは、4つのセレクタ3270によって選択出力された補正データに基づいて、X座標データDxおよびY座標データDyによって特定される座標（当該画像データDR'に対応する座標）に相当するであろう補正データCmp-Rを補間処理により求める点で第1および第2実施形態と共通である。

すなわち、本実施形態における演算部15Rは、画像データDR'のレベルが電圧レベルV1未満である場合には乗算器M11～M14による演算結果に対し、また、画像データDR'のレベルが電圧レベルV3を越える場合には乗算器M21～M24による演算結果に対し、それぞれ座標方向に補間処理を施す構成となっている。

【0103】

<3-2：補正回路の動作>

次に、第3実施形態における補正回路320の動作について、Rに着目して具体的に説明する。ただし、座標方向の補間処理の元になる4つの補正データDHr1～DHr4が、X座標データDxおよびY座標データDyと、画像データDR'のデータ値に基づいて、補正テーブル14Rから読み出される（図12におけるステップS5）点までの動作は、第1実施形態と同様である。

また、演算部15Rが、4点の補正データに基づいて、X座標データDxおよ

びY座標データDyによって特定される座標に相当するであろう補正データCmp-Rを補間処理する点およびそれ以降の動作についても第1実施形態と同様である。

したがって、ここでは、補正テーブル14Rから読み出された4つの補正データDHr1～DHr4が、演算部15Rに供給されるまでの動作を中心に、以下のように場合分けして説明することにする。

【0104】

＜3-2-1：画像データのレベルがV1未満である場合＞

まず、供給された画像データDR'のレベルが、白基準レベルに対応する電圧レベルV1未満である場合の動作について説明する。この場合、WLUT3222は、当該画像データDR'のレベルの前後に位置する2点の係数データを出力し、係数補間部3224は、該2点の係数データを補間処理して、当該画像データDR'のレベルに対応する係数データkwを出力する。

【0105】

一方、供給された画像データDR'のレベルが電圧レベルV1未満である場合、補正テーブル14Rから出力される4つの補正データDHr1～DHr4は、すでに述べたように、X座標データDxおよびY座標データDyで特定される座標の周囲近傍に位置する4点の基準座標に対応するものであって、それら基準座標においてそれぞれ白基準レベルに対応するものである。

【0106】

したがって、乗算器M11～M14による各乗算結果は、当該画像データDR'のレベルと白基準レベルたる電圧レベルV1との差に応じて、4点の基準座標の各々においてそれぞれ電圧レベルV1に対応する補正データを適切に反映したものとなる。そして、4つのセレクタ3270にあっては、それぞれ入力端aが、データ判別部3260によって選択されるので、演算部15Rは、乗算器M11～M14による乗算結果の4つに対して座標方向に補間演算を施すことによって、当該画像データDR'に対応する補正データCmp-Rを求めることになる。

なお、ここでは、Rの画像データDR'に対応する補正データCmp-Rの算

出動作について説明したが、Gの画像データD G'についての補正データC m p - GおよびBの画像データD B'についての補正データC m p - Bの算出動作もそれぞれ同様である。

【0107】

〈3-2-2：画像データのレベルがV 1以上V 3以下である場合〉

次に、供給された画像データD R'のレベルが、白基準レベルに対応する電圧レベルV 1以上であって、黒基準レベルに対応する電圧レベルV 3以下である場合の動作について説明する。

【0108】

この場合、補正テーブル14Rから出力される4つの補正データD H r 1～D H r 4は、すでに述べたように、X座標データD xおよびY座標データD yで特定される座標の周囲近傍に位置する4点の基準座標に対応するものであって、それら基準座標において当該画像データのレベルに対応するものである。一方、4つのセレクタ3270にあっては、それぞれ入力端bが、データ判別部3260によって選択されるので、演算部15Rは、補正テーブル14から読み出された4つの補正データD H r 1～D H r 4を座標方向に補間演算を施すことによって、当該画像データD R'に対応する補正データC m p - Rを求めることになる。

すなわち、この算出動作は、上述した第1実施形態と全く同じであるので、画像データD R'のレベルが、白基準レベルに対応する電圧レベルV 1以上であって、黒基準レベルに対応する電圧レベルV 3以下である場合の動作は、第1実施形態と同様にフリッカ等が解消されることになる。

【0109】

〈3-2-3：画像データのレベルがV 3を越える場合〉

続いて、供給された画像データD R'のレベルが、黒基準レベルに対応する電圧レベルV 3を越える場合の動作について説明する。この場合、B-LUT3242は、当該画像データD R'のレベルの前後に位置する2点の係数データを出力し、係数補間部3244は、該2点の係数データを補間処理して、当該画像データD R'のレベルに対応する係数データk bを出力する。

【0110】

一方、供給された画像データDR'のレベルが電圧レベルV3を越える場合、補正テーブル14Rから出力される4つの補正データDHr1～DHr4は、すでに述べたように、X座標データDxおよびY座標データDyで特定される座標の周囲近傍に位置する4点の基準座標に対応するものであって、それら基準座標においてそれぞれ黒基準レベルに対応するものである。

【0111】

したがって、乗算器M21～M24による各乗算結果は、当該画像データDR'のレベルと黒基準レベルたる電圧レベルV3との差に応じて、4点の基準座標の各々においてそれぞれ電圧レベルV3に対応する補正データを適切に拡大したものとなる。そして、4つのセレクタ3270にあっては、それぞれ入力端cが、データ判別部3260によって選択されるので、演算部15Rは、乗算器M21～M24による乗算結果の4つに対して座標方向に補間演算を施すことによって、当該画像データDR'に対応する補正データCmp-Rを求めることになる。

なお、ここでは、Rの画像データDR'に対応する補正データCmp-Rの算出動作について説明したが、Gの画像データDG'についての補正データCmp-GおよびBの画像データDB'についての補正データCmp-Bの算出動作もそれぞれ同様である。

【0112】

このように第3実施形態によれば、画像データDR'のレベルが電圧V1未満である場合には、白基準レベルに対応する補正データに、また、画像データDR'のレベルが電圧V3を越える場合には、黒基準レベルに対応する補正データに、それぞれ画像データのレベルに対応する係数を乗じることによって、当該レベルに対応する補正データを求めて、さらに、座標方向に補間演算を行うことにより補正データCmp-Rを求めているので、電圧レベルV1未満の領域および電圧V3を越える領域に対応するレベルにおいても適切にフリッカ等の解消を図ることが可能となる。

なお、第3実施形態にあっては、第1実施形態における補正量出力部322（図6参照）に適用した場合について説明したが、第2実施形態における補正量出

力部322' (図14参照) にも、もちろん適用可能である。

【0113】

また、第3実施形態にあっては、電圧レベルV1未満の領域に対応してW-LUT3222を、電圧レベルV3を越える領域に対応してB-LUT3242を、それぞれ用意したが、ルックアップテーブルを共用化することも可能である。さらに、電圧レベルV1未満の領域、または、電圧レベルV3を越える領域のうち、いずれか一方の領域のみについてルックアップテーブルを用いて補正データの算出を行うようにしても良い。

さらに、第3実施形態にあっては、W-LUT3222およびB-LUT3224において、それぞれ電圧レベルの異なる4点において係数データを記憶する構成としたが、精度を向上させる目的で5点以上記憶する構成としても良いし、記憶容量を削減する目的で3点または2点記憶する構成としても良い。

【0114】

＜4：実施形態の応用、変形＞

上述した実施形態において、レベル方向の補間処理や、座標方向の補間処理については、直線内分補間のほかに、外分補間やn次補間など、種々の補間方法が適用可能である。

【0115】

また、ROM12に記憶させる基準補正データの決定方法にも、上述した方法のほか、種々の方法が考えられる。例えば、ある色の中間（灰色）レベルに対応し、かつ、ある基準座標に対応する基準補正データDrefについては、次のように設定しても良い。

第1に、該色の中間レベルに対応し、かつ、該基準座標に対応する画像データに補正データを加算しない状態として、正極性書き込みおよび負極性書き込みを交互に実行し、第2に、当該基準座標でのフリッカ等が最小となるように、対向電極108の電位LCcomを調整し（図13（c）参照）、第3に、この調整による変化分△Vに基づいて、当該基準補正データを決定しても良い。

【0116】

あるいは、第1に、ある基準座標に対応する画素に着目し、対向電極108の

電位 $L_C com$ を一定として、極性反転後における正極性書込の画像信号電位と負極性書込の画像信号電位とを互いに異なる方向に、かつ、同一の変位量となるようにシフトさせつつ、フリッカが最小となるポイントを求め、第2に、このポイントまでの変位量に基づいて、当該基準座標に対応する基準補正データを決定しても良い。

【0117】

一方、実施形態においては、正極性書込に対応する画像データ DR' 、 DG' 、 DG'' の各々に対して、補正データ $Cmp-R$ 、 $Cmp-G$ 、 $Cmp-B$ を加算して、負極性書込に対応する画像データについては補正しない構成としたが、これとは反対に、負極性書込に対応する画像データ DR' 、 DG' 、 DG'' の各々に対して、補正データを加算して、正極性書込に対応する画像データについては補正しない構成としても良い。

【0118】

さらに、いずれか一方の極性に対してだけではなく、図21に示されるように、正極性書込に対応する画像データに対し補正データを加算する一方、負極性書込に対応する画像データに対しても補正データを加算する構成としても良い。この構成では、セレクタ324によって、正極性書込に対応する場合には、正極用の補正量出力部322による補正データが選択される一方、負極性書込に対応する場合には、負極用の補正量出力部323による補正データが選択されて、それぞれ加算器324によって元の画像データに加算されることになる。ただし、このような構成では、補正量出力部323、324の2つが必要となるので、回路規模を縮小する場合には不向きである。

【0119】

また、図5にあっては、補正量出力部322から加算器326までの処理時間については理想的にゼロとしているが、実際にはある程度の時間を要するので、補正前の画像データ DR' 、 DG' 、 DB' をそれぞれ加算器326に入力する前に、補正データ $Cmp-R$ 、 $Cmp-G$ 、 $Cmp-B$ の出力タイミングを一致させるための遅延器が設けられる。図21に示される構成についても同様である。

【0120】

一方、上述した実施形態にあっては、6本のデータ線114が1ブロックにまとめられて、1ブロックに属する6本のデータ線114に対して、6系統に変換された画像信号V1D1～V1D6をサンプリングする構成したが、変換数および同時に印加するデータ線数（すなわち、1ブロックを構成するデータ線数）は、「6」に限られるものではない。例えば、サンプリングスイッチ151の応答速度が十分に高いのであれば、画像信号をパラレルに変換することなく1本の画像信号線にシリアル伝送して、データ線114毎に順次サンプリングするように構成しても良い。

【0121】

また、変換数および同時に印加するデータ線の数を「3」や、「12」、「24」等として、3本や、12本、24本等のデータ線に対して、3系統変換や、12系統変換、24系統変換等した画像信号を同時に供給する構成としても良い。なお、変換数としては、カラーの画像信号が3つの原色に係る信号からなることとの関係から、3の倍数であることが制御や回路などを簡易化する上で好ましい。ただし、前述したプロジェクタのように単なる光変調の用途の場合には、3の倍数である必要はない。

さらに、実施形態にあって、補正回路300は、画像信号のシリアル～パラレル変換の前に、補正を行う構成となっていたが、シリアル～パラレル変換の後に、補正を行う構成としても良いし、上述したようにシリアル～パラレル変換を行わない構成でも良い。

【0122】

くわえて、実施形態にあっては、液晶容量に印加される電圧実効値がゼロである場合に白色表示を行うノーマリーホワイトモードとして説明したが、液晶容量に印加される電圧実効値がゼロである場合に黒色表示を行うノーマリーブラックモードとしても良い。

【0123】

一方、実施形態にあっては、画素電極118のスイッチング素子としてTFT116を用いたが、基板として、シリコン基板などを用いるとともに、ここに各

種の素子を形成しても良い。このような場合には、各種スイッチとして、電界効果型トランジスタを用いることができる。ただし、素子基板101が透明性を有しない場合、画素電極118をアルミニウムで形成したり、別途反射層を形成したりするなどして、反射型として用いる必要がある。

【0124】

さらに、上述した実施形態では、液晶としてTN型を用いたが、BTN (Bi-stable Twisted Nematic) 型・強誘電型などのメモリ性を有する双安定型や、高分子分散型、さらには、分子の長軸方向と短軸方向とで可視光の吸収に異方性を有する染料（ゲスト）を一定の分子配列の液晶（ホスト）に溶解して、染料分子を液晶分子と平行に配列させたGH（ゲストホスト）型などの液晶を用いても良い。

また、電圧無印加時には液晶分子が両基板に対して垂直方向に配列する一方、電圧印加時には液晶分子が両基板に対して水平方向に配列する、という垂直配向（ホメオトロピック配向）の構成としても良いし、電圧無印加時には液晶分子が両基板に対して水平方向に配列する一方、電圧印加時には液晶分子が両基板に対して垂直方向に配列する、という平行（水平）配向（ホモジニアス配向）の構成としても良い。このように、本発明では、液晶の型（モード）や配向方式として、種々のものに適用することが可能である。

【0125】

＜5：電子機器＞

次に、上述した処理回路をプロジェクタ以外の電子機器に用いた例について説明する。

【0126】

＜5-1：モバイル型コンピュータ＞

まず、上述した処理回路を、モバイル型のコンピュータの表示部に適用した例について説明する。図22は、このコンピュータの構成を示す斜視図である。図において、コンピュータ2100は、キーボード2102を備えた本体部2104と、液晶パネル100とから構成されている。また、液晶パネル100の背面

には、視認性を高めるためのバックライトユニット（図示省略）が設けられる。

【0127】

ここで、上述したプロジェクタ1100は、RGBの各色にそれぞれ対応する液晶パネル100R、100G、100Bの3板構成であったが、この液晶パネル100は、カラーフィルタにより1枚でRGBの各色を表示するものである。したがって、このような液晶パネル100に対しては、画像信号VIDr1～VIDr6、VIDg1～VIDg6、VIDb1～VIDb6は、並列的に供給されるのではなく、時分割で供給されることになる。この場合でも、上述した補正回路320と同様にレベル方向の補間処理と座標方向との補間処理とを2段階で行うことによって、表示領域の全域にわたって適切にフリッカ等を低減することができる。

【0128】

＜5-2：携帯電話＞

次に、上述した処理回路を、携帯電話の表示部に適用した例について説明する。図23は、この携帯電話の構成を示す斜視図である。図において、携帯電話2200は、複数の操作ボタン2202のほか、受話口2204、送話口2206とともに、表示部として用いられる液晶パネル100を備えるものである。この液晶パネル100も、カラーフィルタにより1枚でRGB各色を表示するものであるが、単に白黒の階調表示を行うものとしても良い。白黒の階調表示を行う場合には、画像処理回路は、3原色分ではなく、単色分の構成で済む。

【0129】

＜6：その他＞

なお、図22、図23を参照して説明した電子機器の他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた装置等などが挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

【0130】

【発明の効果】

以上説明したように本発明によれば、レベル方向と座標方向の補間処理を2段階で行うので、少ないメモリ容量により、フリッカ等を大幅に低減することが可能となる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態に係るプロジェクタの構成を示す平面図である。

【図2】 同プロジェクタの構成を示すブロック図である。

【図3】 同プロジェクタにおける液晶パネルの構成を示す回路図である。

【図4】 同液晶パネルの動作を説明するためのタイミングチャートである

【図5】 同プロジェクタにおける補正回路の構成を示すブロック図である

【図6】 同補正回路における補正量出力部の構成を示すブロック図である

【図7】 同実施形態における基準座標を説明するための図である。

【図8】 同液晶パネルの表示特性と基準補正データに対応する3つの電圧レベルの関係を示す図である。

【図9】 同プロジェクタにあって補正量出力部におけるROMの記憶内容を示す図である。

【図10】 同補正量出力部における基準補正データを生成するシステムの構成を示す図である。

【図11】 同補正量出力部における補正テーブルの記憶内容を示す図である。

【図12】 同補正回路の動作を示すフローチャートである。

【図13】 (a) は、液晶容量において直流成分が印加される状態を説明するための電圧波形図であり、(b) は、実施形態における焼き付き防止を説明するための電圧波形図であり、(c) は、対向電極の電位を調整することにより、正極側と負極側との電圧実効値が均衡した状態を示す電圧波形図である。

【図14】 本発明の第2実施形態に係るプロジェクタのうち、補正量出力

部の構成を示すブロック図である。

【図15】 同実施形態における基準座標を説明するための図である。

【図16】 同補正量出力部におけるROMの記憶内容を示す図である。

【図17】 同補正量出力部においてRに対応する補正テーブルの記憶内容を示す図である。

【図18】 本発明の第3実施形態に係るプロジェクタのうち、補正量出力部の要部構成を示すブロック図である。

【図19】 同構成におけるW-LUTの記憶内容を説明するための図である。

【図20】 同構成におけるB-LUTの記憶内容を説明するための図である。

【図21】 実施形態における補正回路の変形例を示すブロック図である。

【図22】 同補正回路を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

【図23】 同補正回路を適用した電子機器の一例たる携帯電話機の構成を示す斜視図である。

【符号の説明】

1 0 …… Xカウンタ

1 1 …… Yカウンタ

1 2 …… ROM (メモリ)

1 3 …… 補間処理部

1 4 R、 1 4 G、 1 4 B …… 補正テーブル

1 5 R、 1 5 G、 1 5 B …… 演算部

3 2 2 …… 補正量出力部

3 2 4 …… セレクタ

3 2 6 …… 加算器

3 2 8 …… D/A変換器

1 7 R、 1 7 G、 1 7 B …… アドレス発生部

1 0 0 a …… 表示領域

300 ……処理回路

310 ……ガンマ補正回路

320 ……補正回路

3222 ……W-LUT (ルックアップテーブル)

3242 ……B-LUT (ルックアップテーブル)

3224、3244 ……係数補間部

M11～M14、M21～M24 ……乗算器

DR、DG、DB ……画像データ

Drefr、Drefg、Drefb ……基準補正データ

DHr、DHg、DHb ……補正データ (第1補正データ)

Cmp-R、Cmp-G、Cmp-B ……補正データ (第2補正データ)

DCLK ……ドットクロック信号 (第1クロック信号)

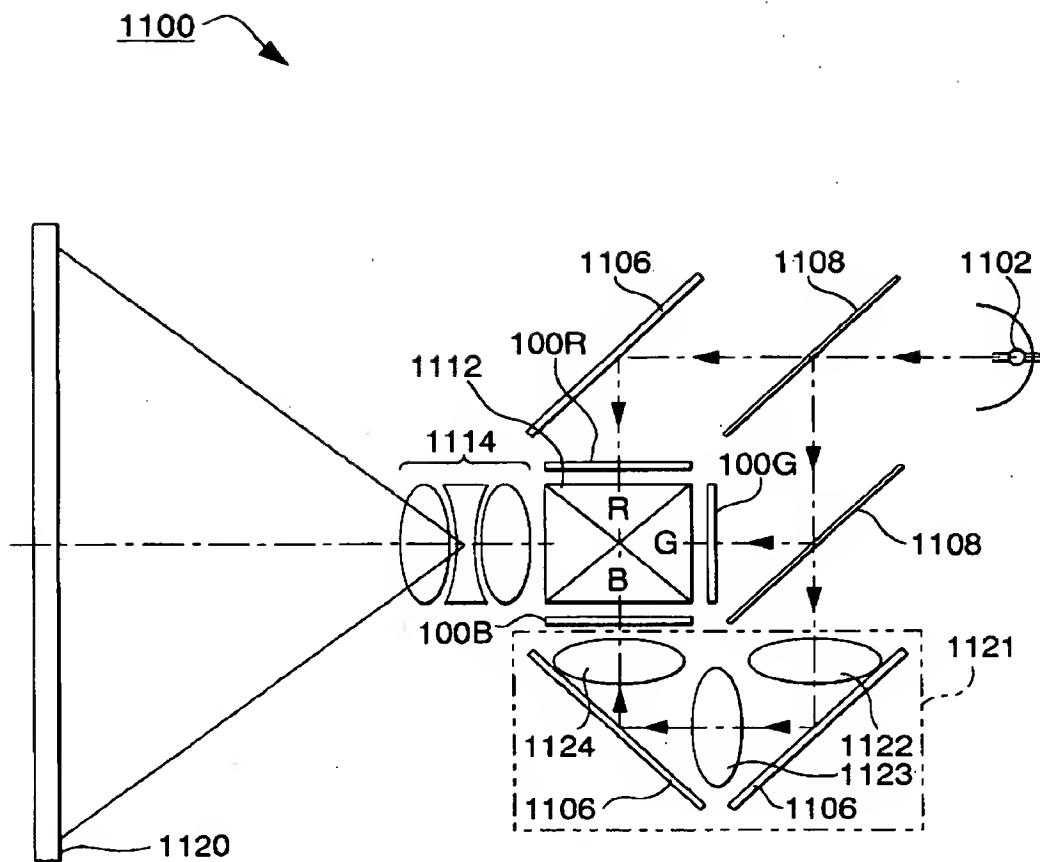
HCLK ……水平クロック信号 (第2クロック信号)

Dx ……X座標データ

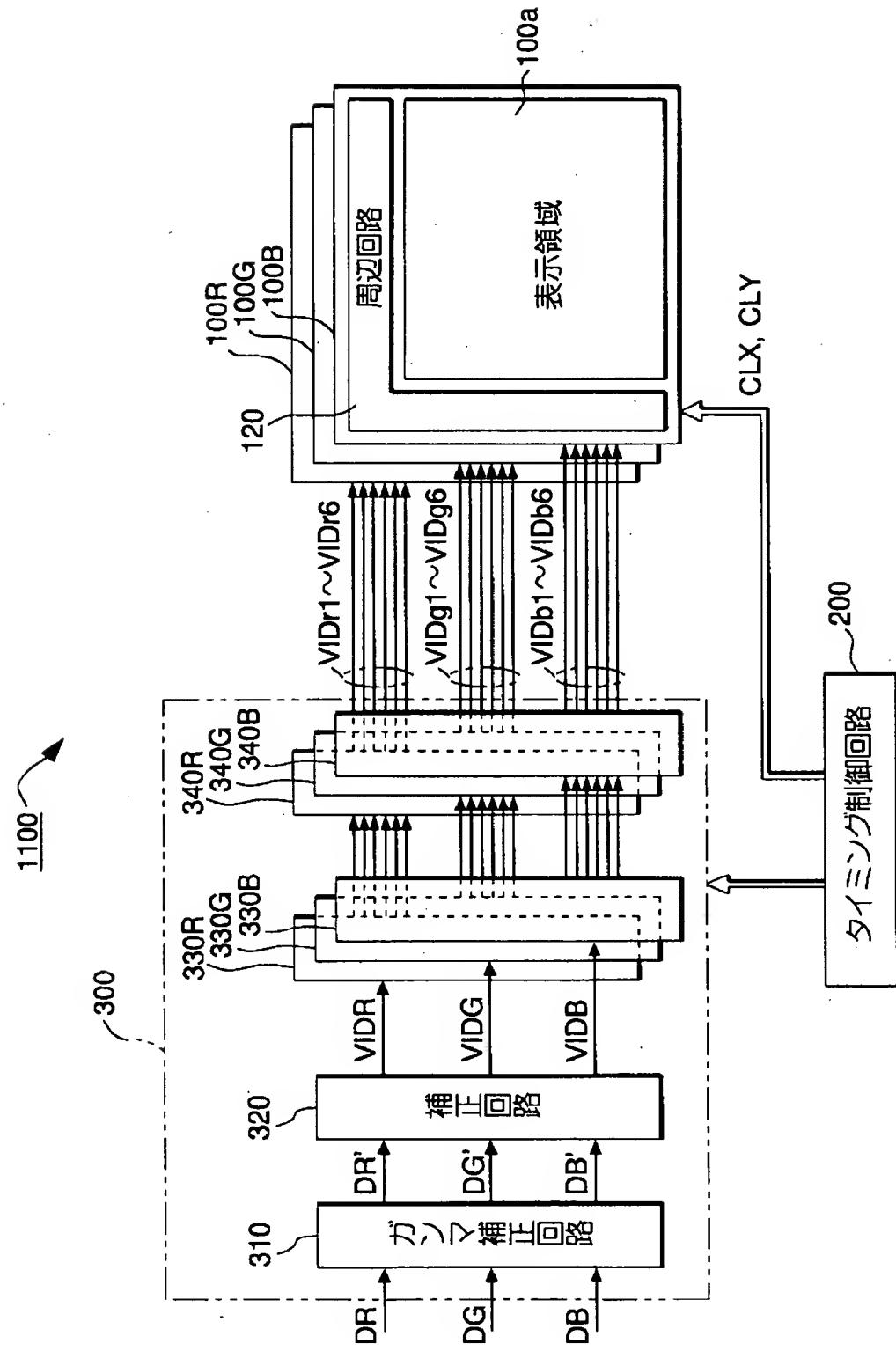
Dy ……Y座標データ

【書類名】 図面

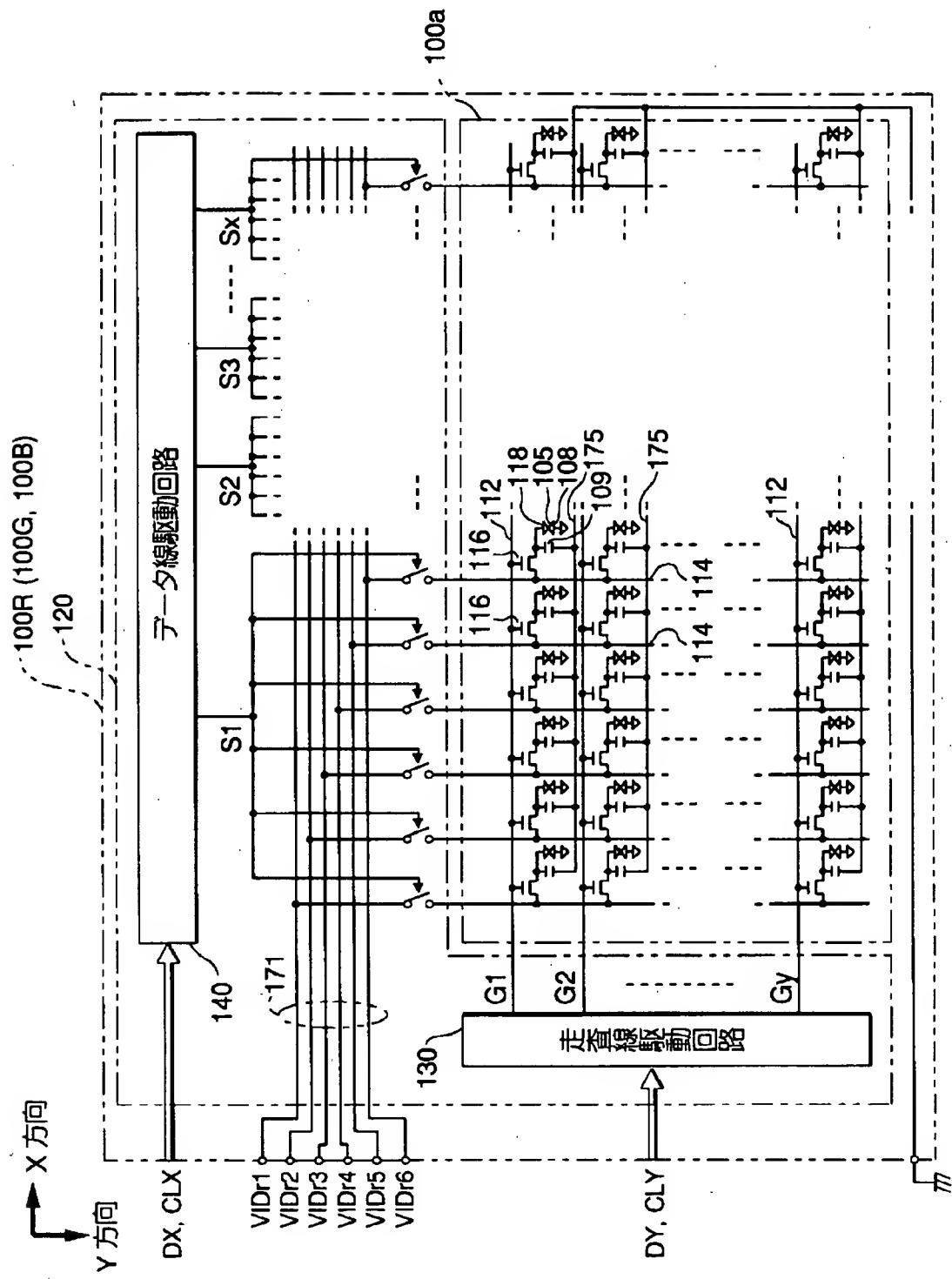
【図1】



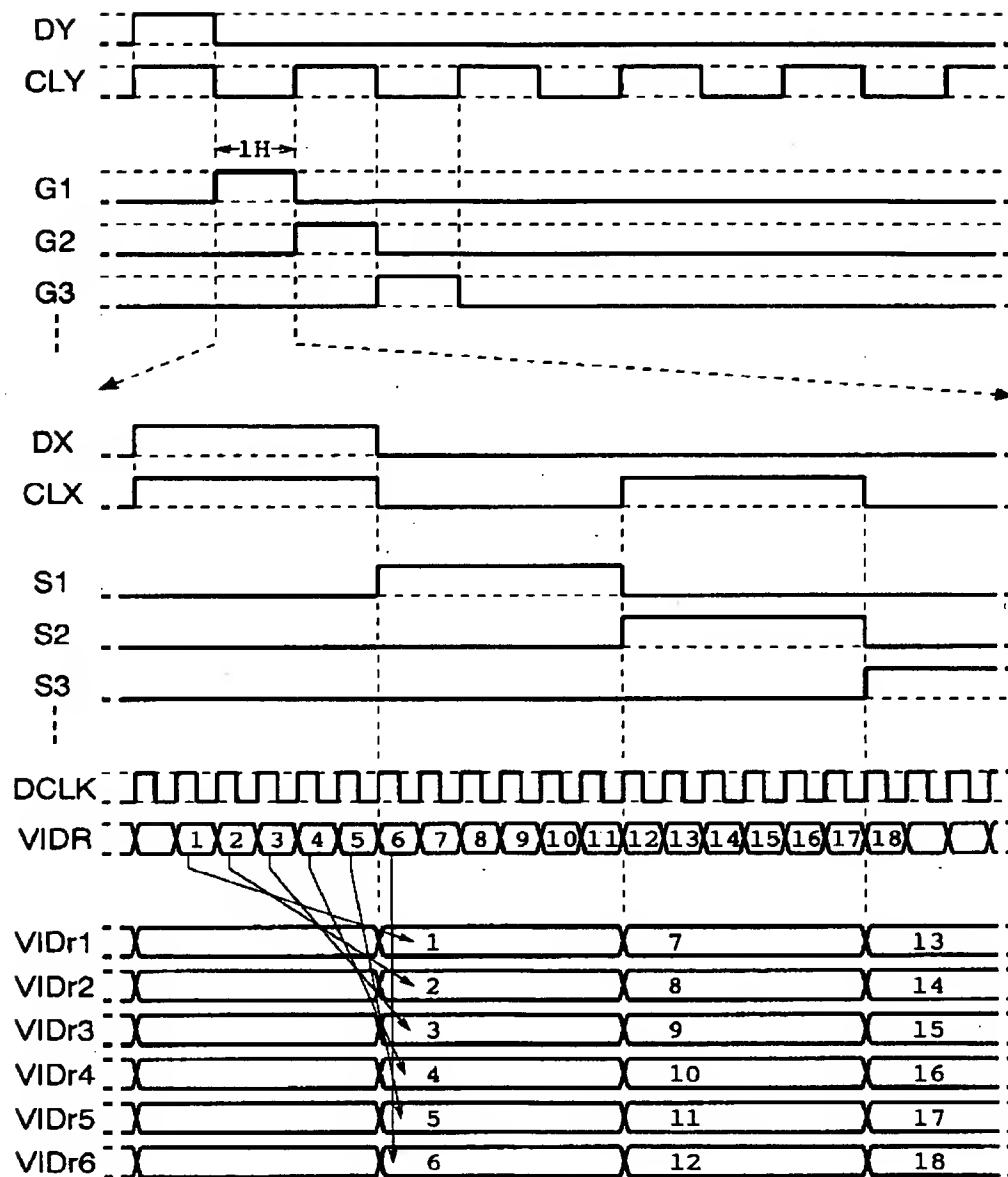
【図2】



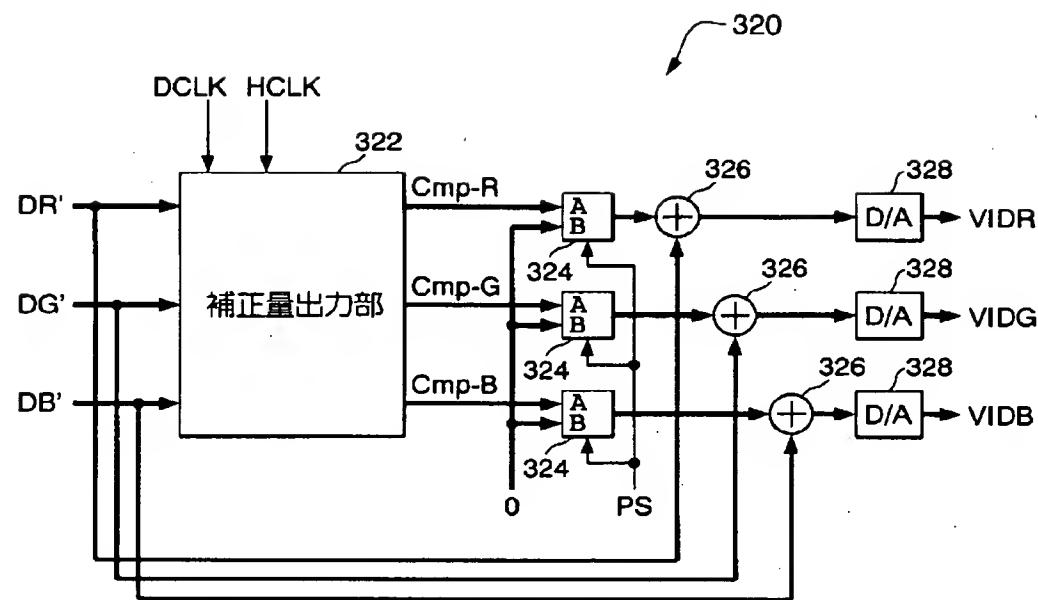
【図3】



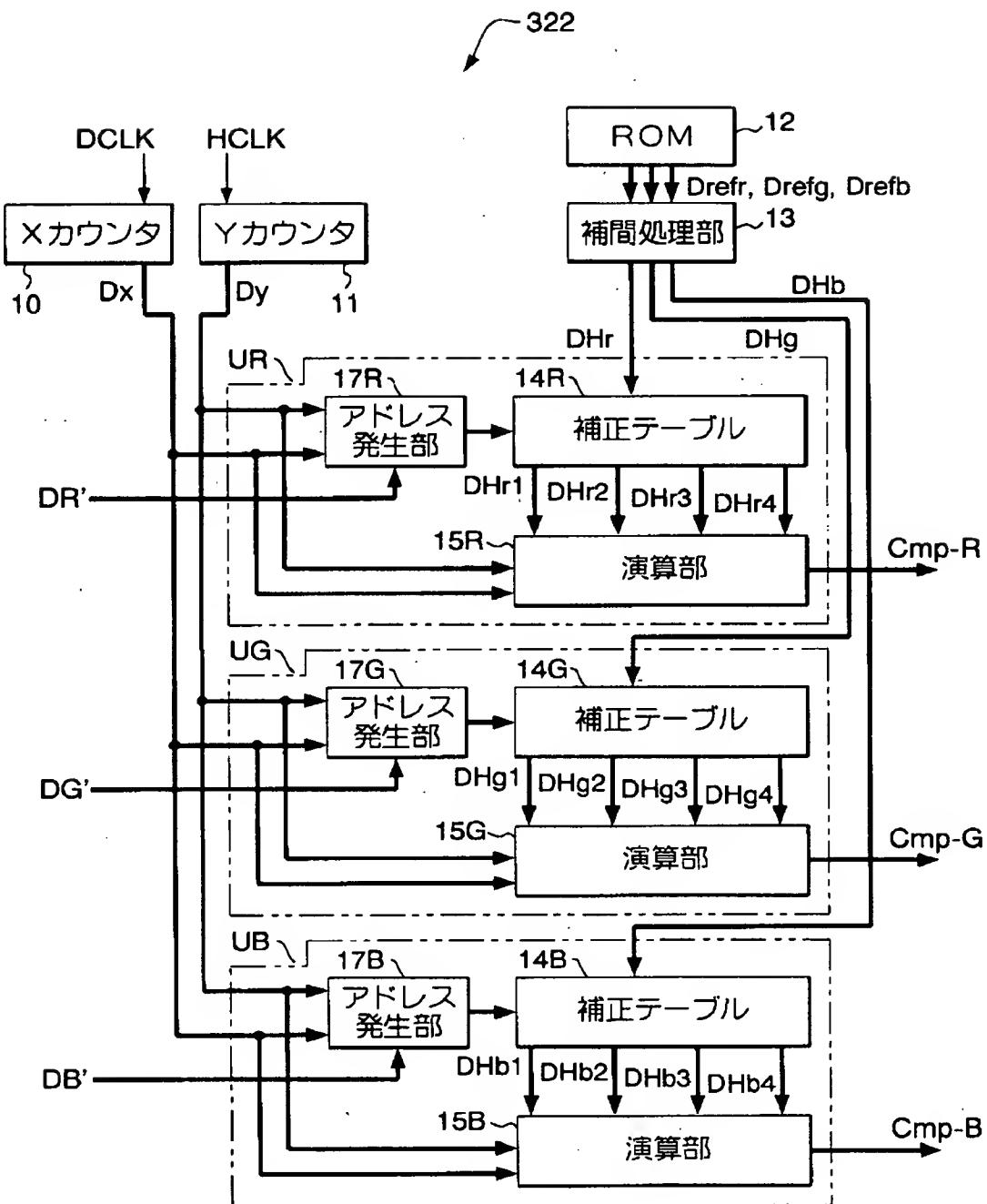
【図4】



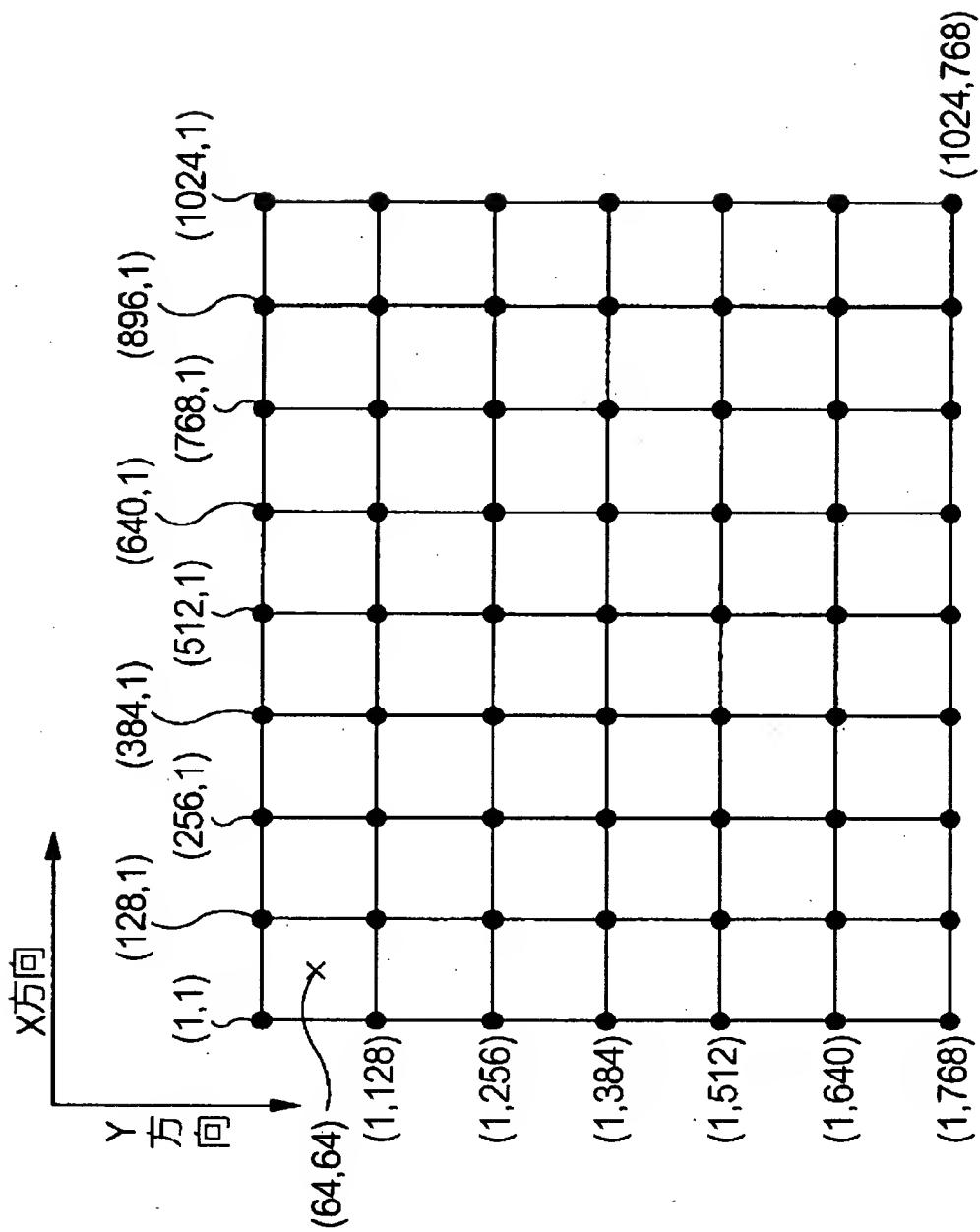
【図5】



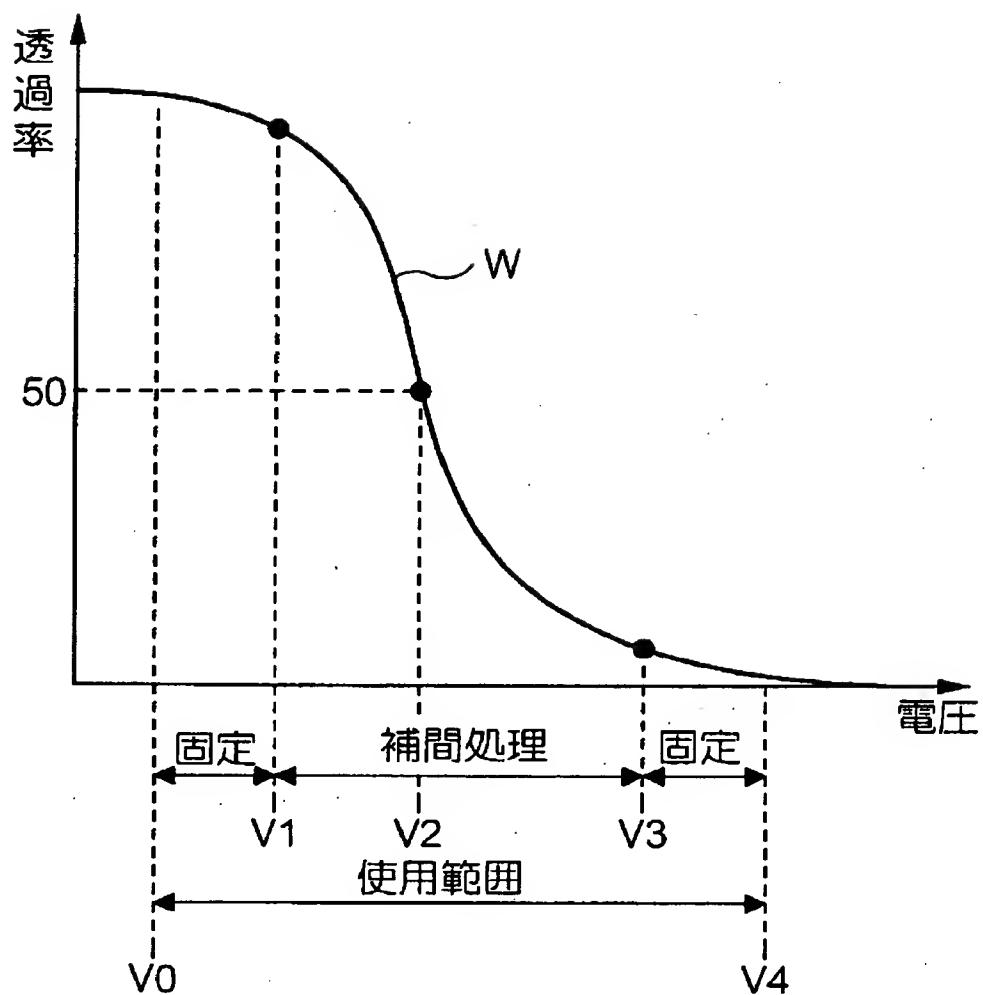
【図6】



【図7】



【図8】



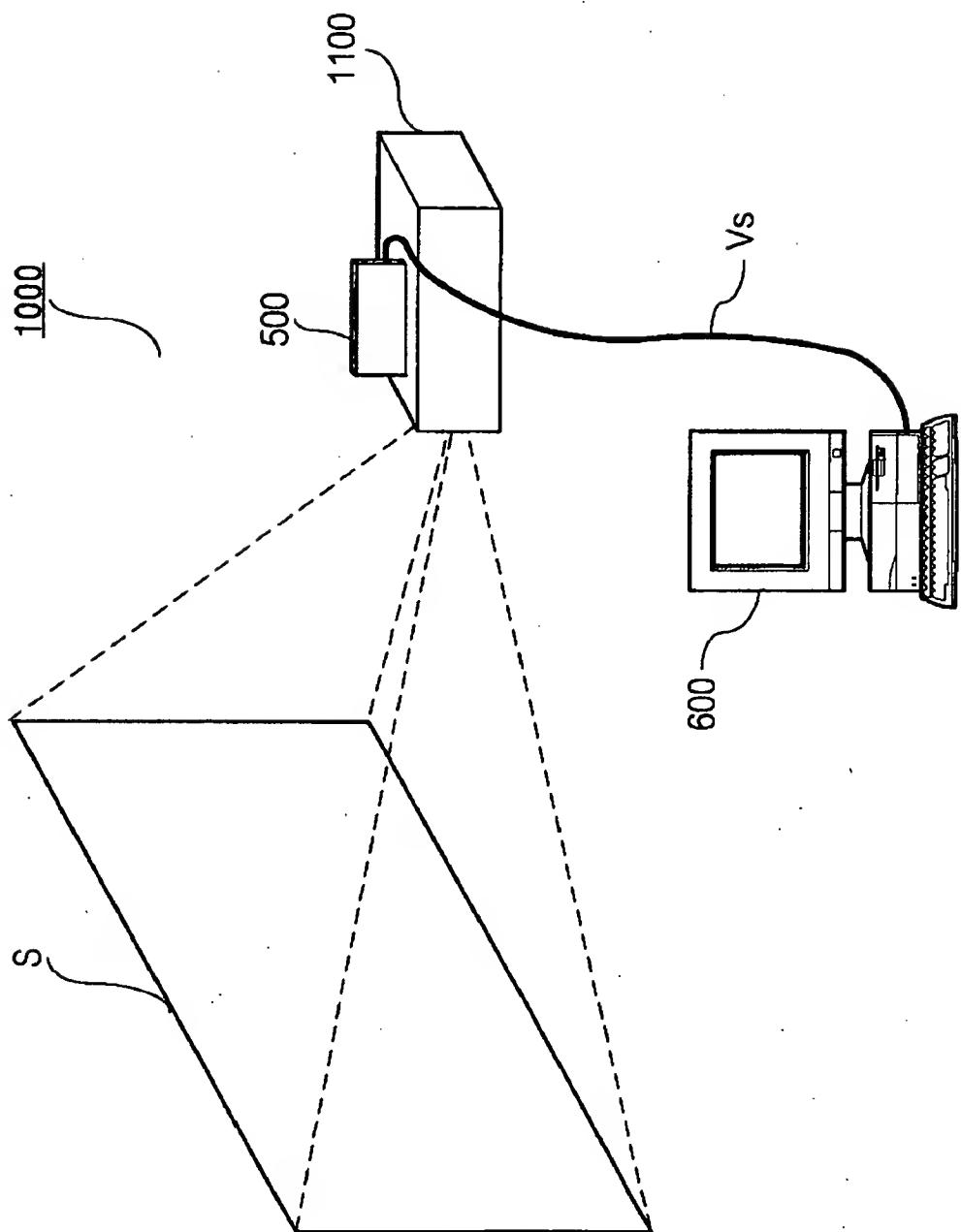
【図9】

12

(X,Y)	R:Drefr				G:Drefg				B:Drefb			
(1,1)	DRw1,1	DRc1,1	DRb1,1	DGw1,1	DGc1,1	DGb1,1	DBw1,1	DBC1,1	DBb1,1	DBc1,1	DBw1,1	DBb1,1
(128,1)	DRw128,1	DRc128,1	DRb128,1	DGw128,1	DGc128,1	DGb128,1	DBw128,1	DBC128,1	DBb128,1	DBc128,1	DBw128,1	DBb128,1
(256,1)	DRw256,1	DRc256,1	DRb256,1	DGw256,1	DGc256,1	DGb256,1	DBw256,1	DBC256,1	DBb256,1	DBc256,1	DBw256,1	DBb256,1
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
(i,j)	DRwi,j	DRcij	DRbij	DGwi,j	DGcij	DGbij	DBwi,j	DBCij	DBbij	DBcij	DBwij	DBbij
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
(1024,768)	DRw1024,768	DRc1024,768	DRb1024,768	DGw1024,768	DGc1024,768	DGb1024,768	DBw1024,768	DBC1024,768	DBb1024,768	DBc1024,768	DBw1024,768	DBb1024,768

63
個

【図10】

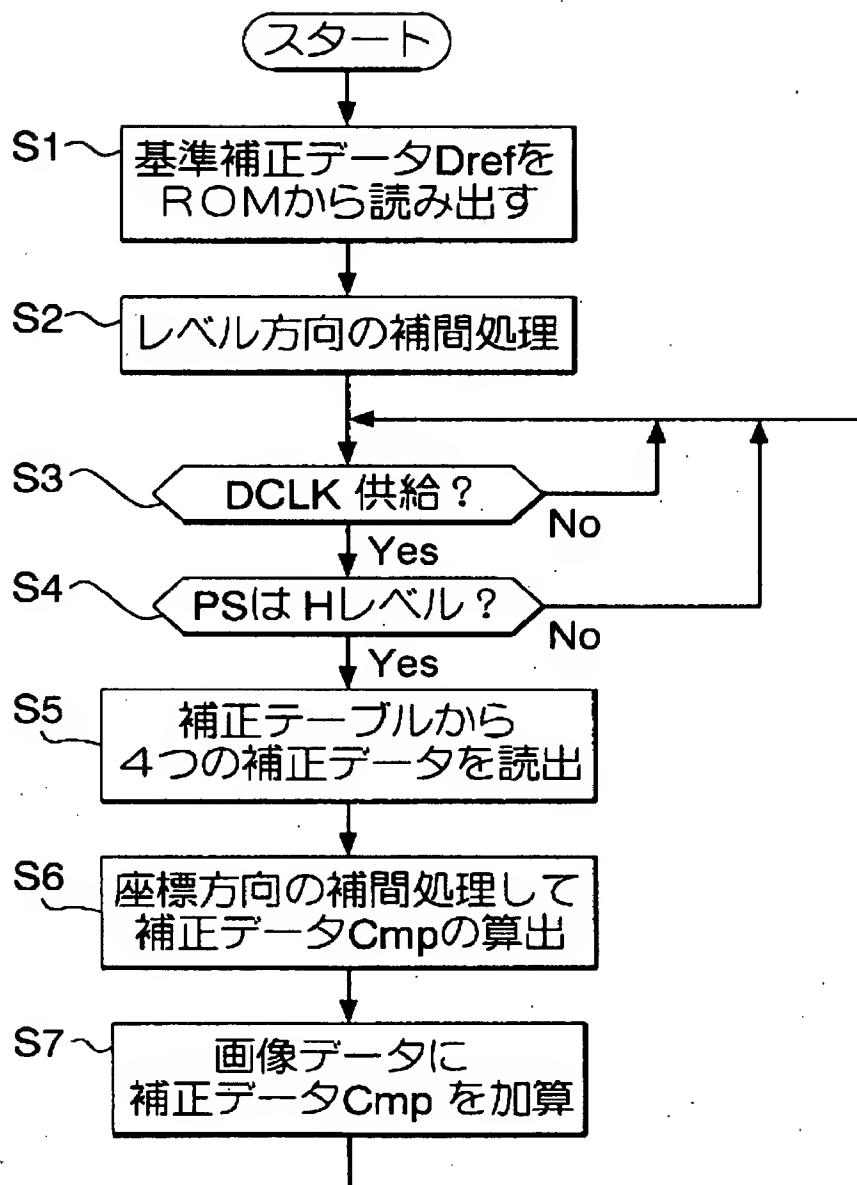


【図11】

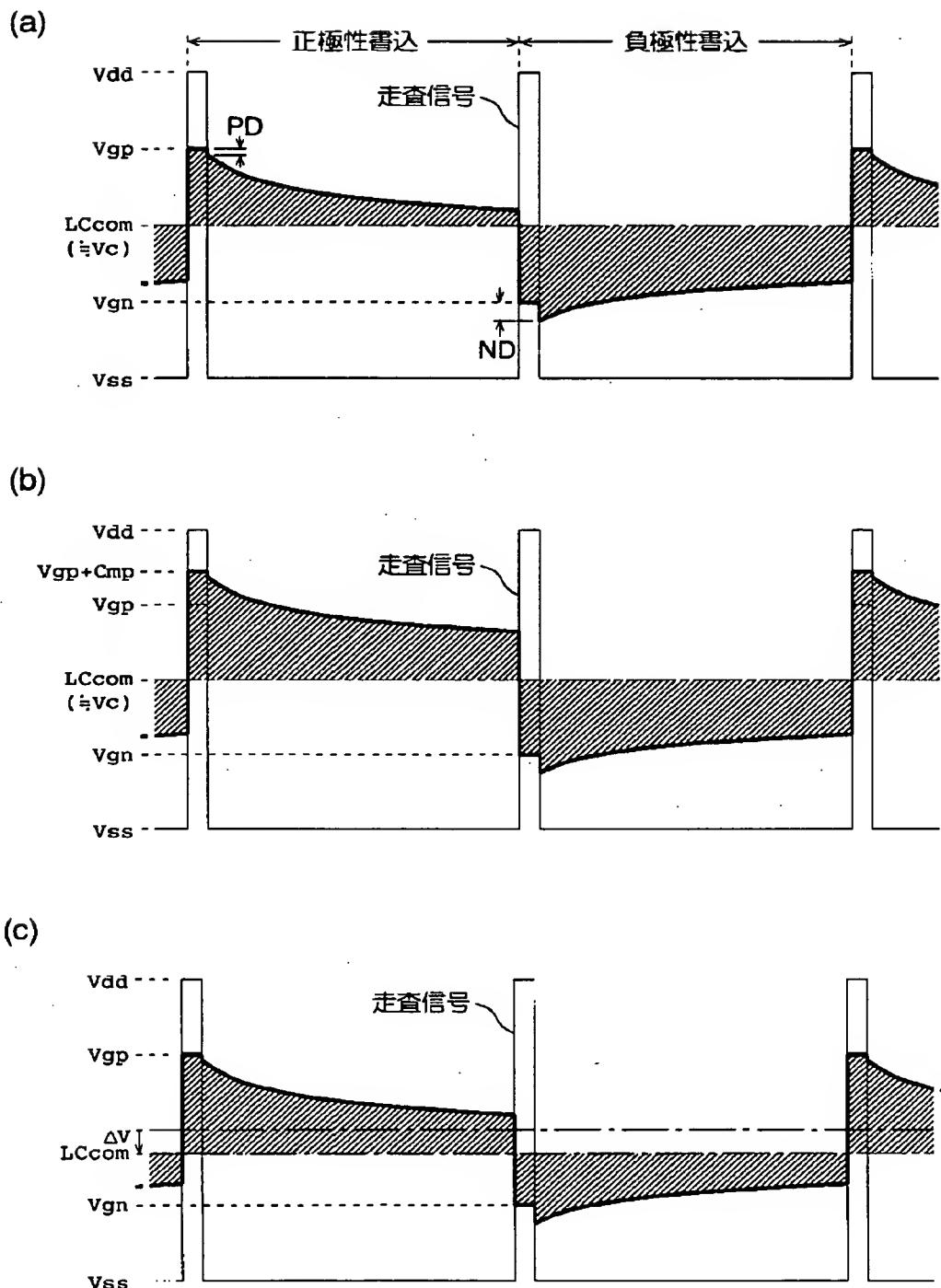
14B

		第1列	第2列	第3列	...	第n-1列	第n列
		m	m+1	m+2	...	n-1	n
第1行	(1,1)	DHr1, 1(m)	DHr1, 1(m+1)	DHr1, 1(m+2)	...	DHr1, 1(n-1)	DHr1, 1(n)
第2行	(128,1)	DHr128, 1(m)	DHr128, 1(m+1)	DHr128, 1(m+2)	...	DHr128, 1(n-1)	DHr128, 1(n)
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
第10行	(1,128)	DHr1, 128(m)	DHr1, 128(m+1)	DHr1, 128(m+2)	...	DHr1, 128(n-1)	DHr1, 128(n)
第11行	(128,128)	DHr128, 128(m)	DHr128, 128(m+1)	DHr128, 128(m+2)	...	DHr128, 128(n-1)	DHr128, 128(n)
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
第63行	(1024,768)	DHr1024, 768(m)	DHr1024, 768(m+1)	DHr1024, 768(m+2)	...	DHr1024, 768(n-1)	DHr1024, 768(n)

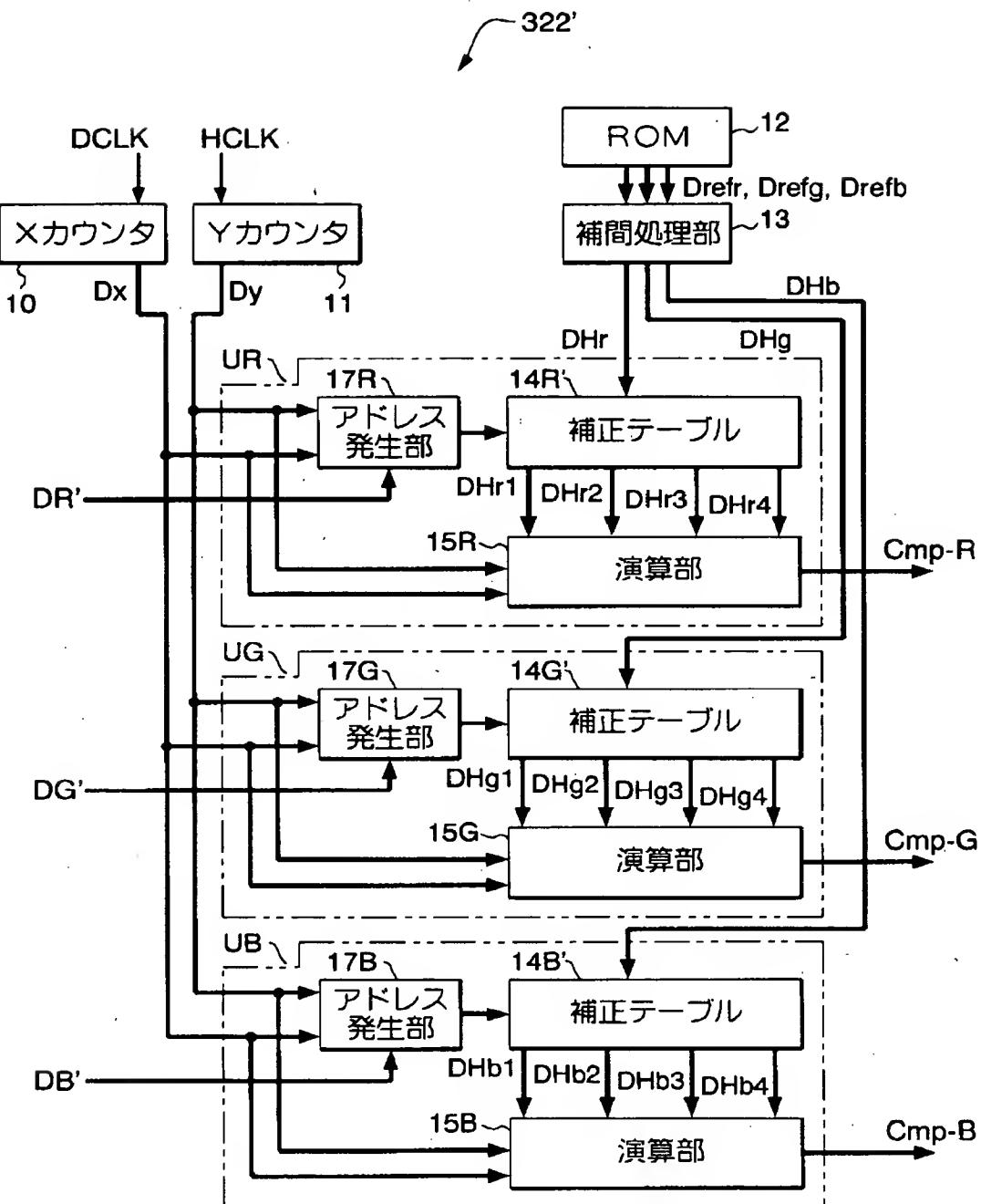
【図12】



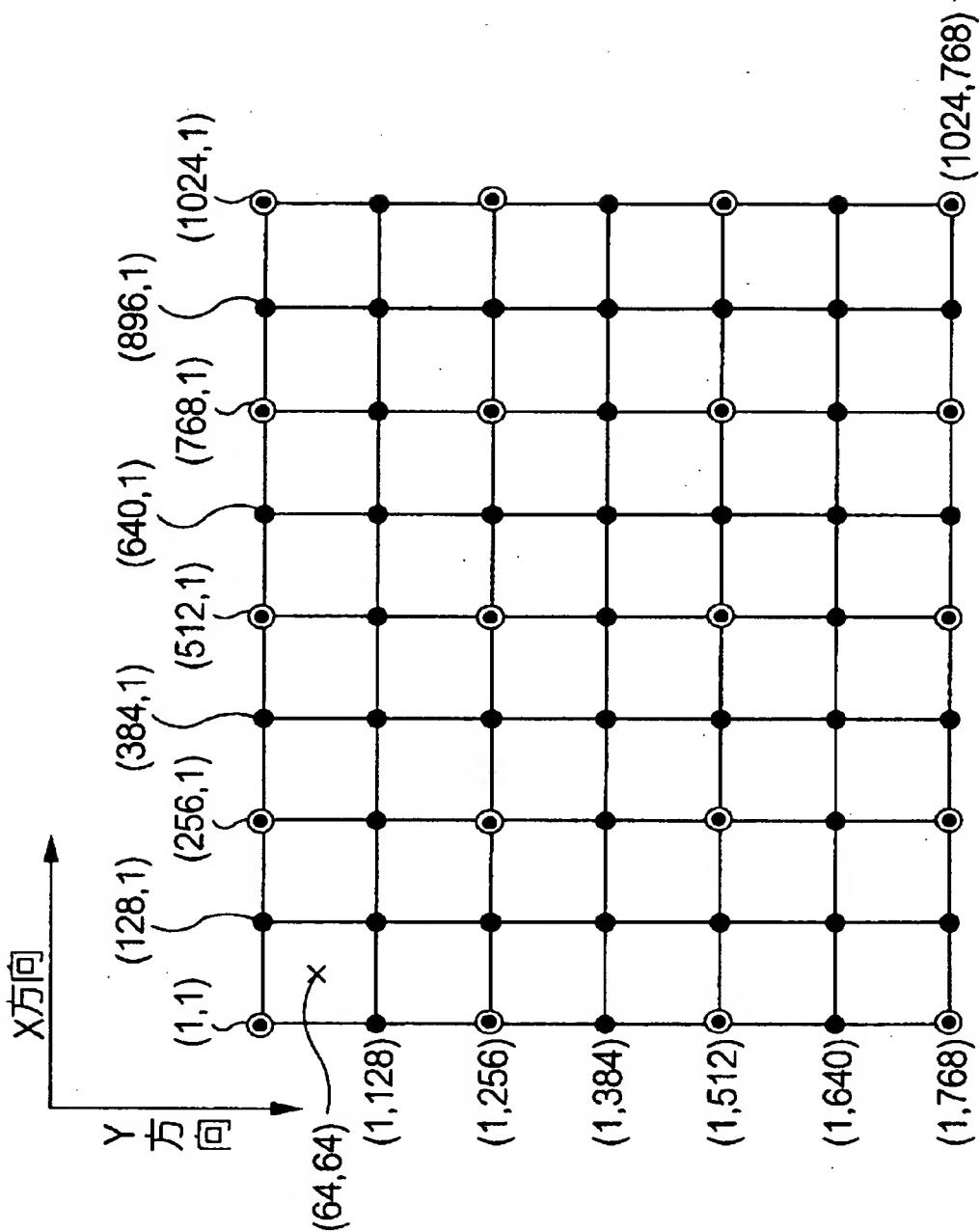
【図13】



【図14】



【図15】



【図16】

12'

(X,Y)	R:Drefr				G:Drefg				B:Drefb			
(1,1)	DRw1,1	DRc1,1	DRb1,1	DGw1,1	DGc1,1	DGb1,1	DBw1,1	DBc1,1	DBb1,1	DBb1,1	DBb1,1	DBb1,1
(128,1)	-	-	-	DGw128,1	DGc128,1	DGb128,1	-	-	-	-	-	-
(256,1)	DRw256,1	DRc256,1	DRb256,1	DGw256,1	DGc256,1	DGb256,1	DBw256,1	DBc256,1	DBb256,1	DBb256,1	DBb256,1	DBb256,1
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
(1,128)	-	-	-	DGw1,128	DGc1,128	DGb1,128	-	-	-	-	-	-
(128,128)	-	-	-	DGw128,128	DGc128,128	DGb128,128	-	-	-	-	-	-
(256,128)	-	-	-	DGw256,128	DGc256,128	DGb256,128	-	-	-	-	-	-
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
(1024,128)	-	-	-	DGw1024,128	DGc1024,128	DGb1024,128	-	-	-	-	-	-
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
(1024,768)	DRw1024,768	DRc1024,768	DRb1024,768	DGw1024,768	DGc1024,768	DGb1024,768	DBw1024,768	DBc1024,768	DBb1024,768	DBb1024,768	DBb1024,768	DBb1024,768

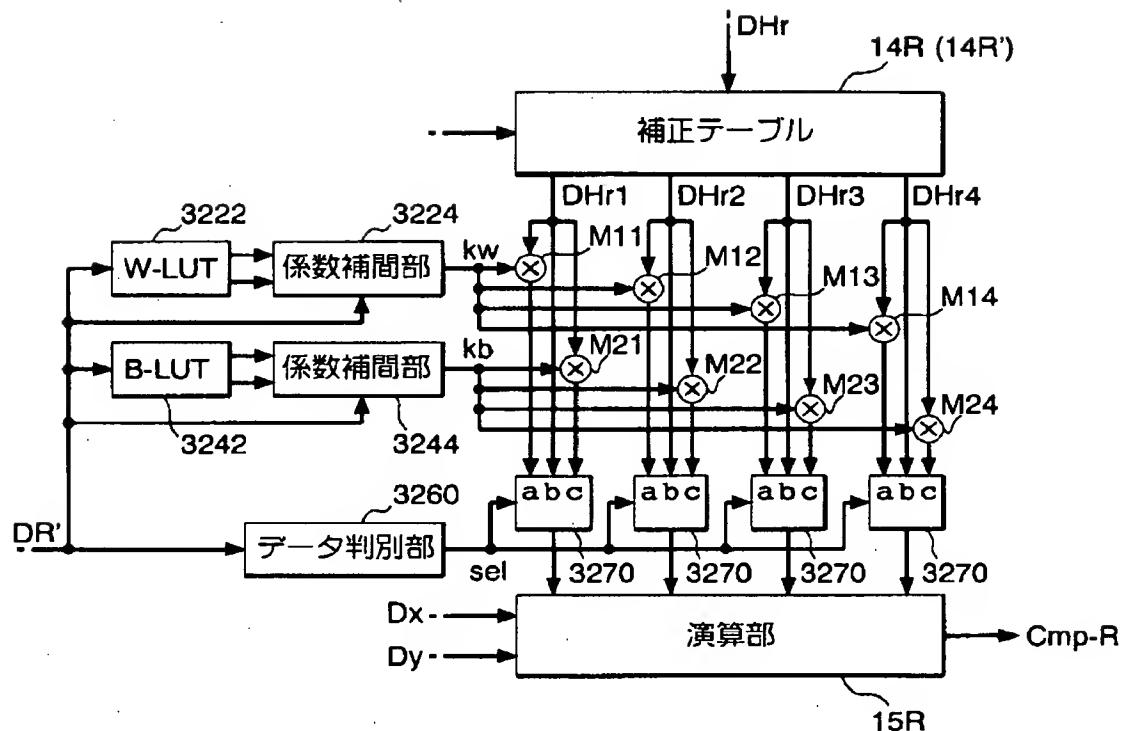
63 個

[図17]

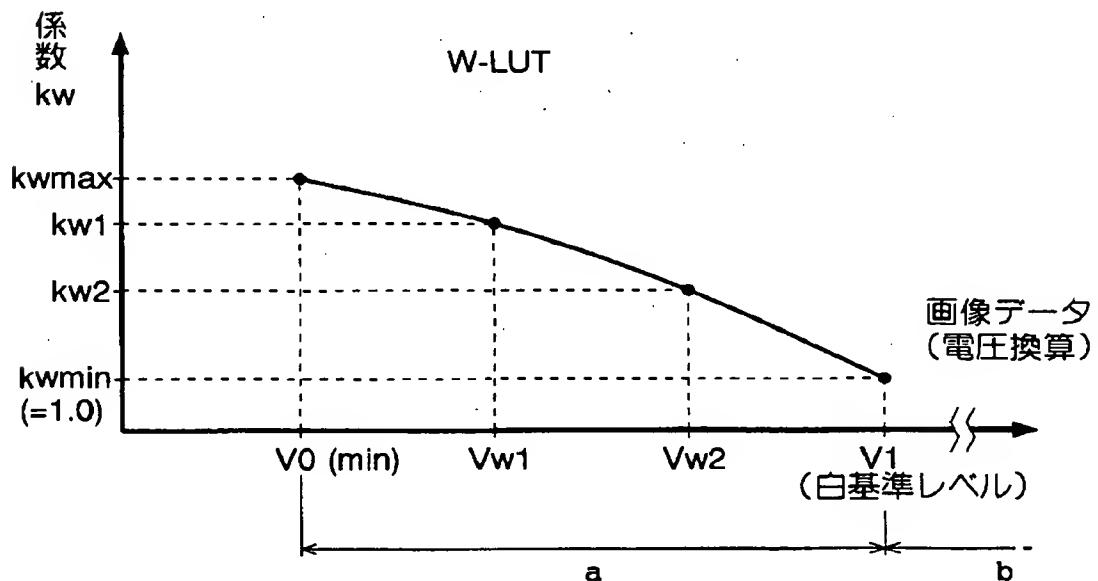
14R'

		第1列	第2列	第3列	...	第n-1列	第n列
第1行	(1,1)	m DHr1, 1(m)	$m+1$ DHr1, 1(m+1)	$m+2$ DHr1, 1(m+2)	...	$n-1$ DHr1, 1(n-1)	n DHr1, 1(n)
	(256,1)	DHr256, 1(m)	DHr256, 1(m+1)	DHr256, 1(m+2)	...	DHr256, 1(n-1)	DHr256, 1(n)
第5行	⋮	⋮	⋮	⋮	⋮	⋮	⋮
	(1024,1)	DHr1024, 1(m)	DHr1024, (m+1)	DHr1024, (m+2)	...	DHr1024, (n-1)	DHr1024, (n)
第6行	(1,256)	DHr1, 256(m)	DHr1, 256(m+1)	DHr1, 256(m+2)	...	DHr1, 256(n-1)	DHr1, 256(n)
	⋮	⋮	⋮	⋮	⋮	⋮	⋮
第20行	(1024,768)	DHr1024, 768(m)	DHr1024, 768(m+1)	DHr1024, 768(m+2)	...	DHr1024, 768(n-1)	DHr1024, 768(n)

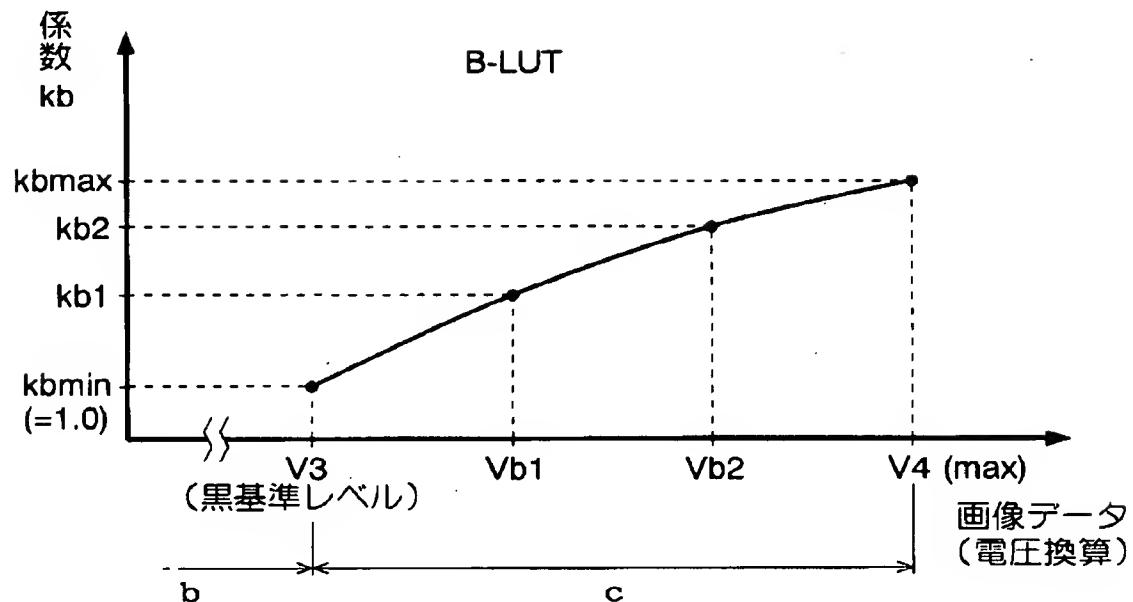
【図18】



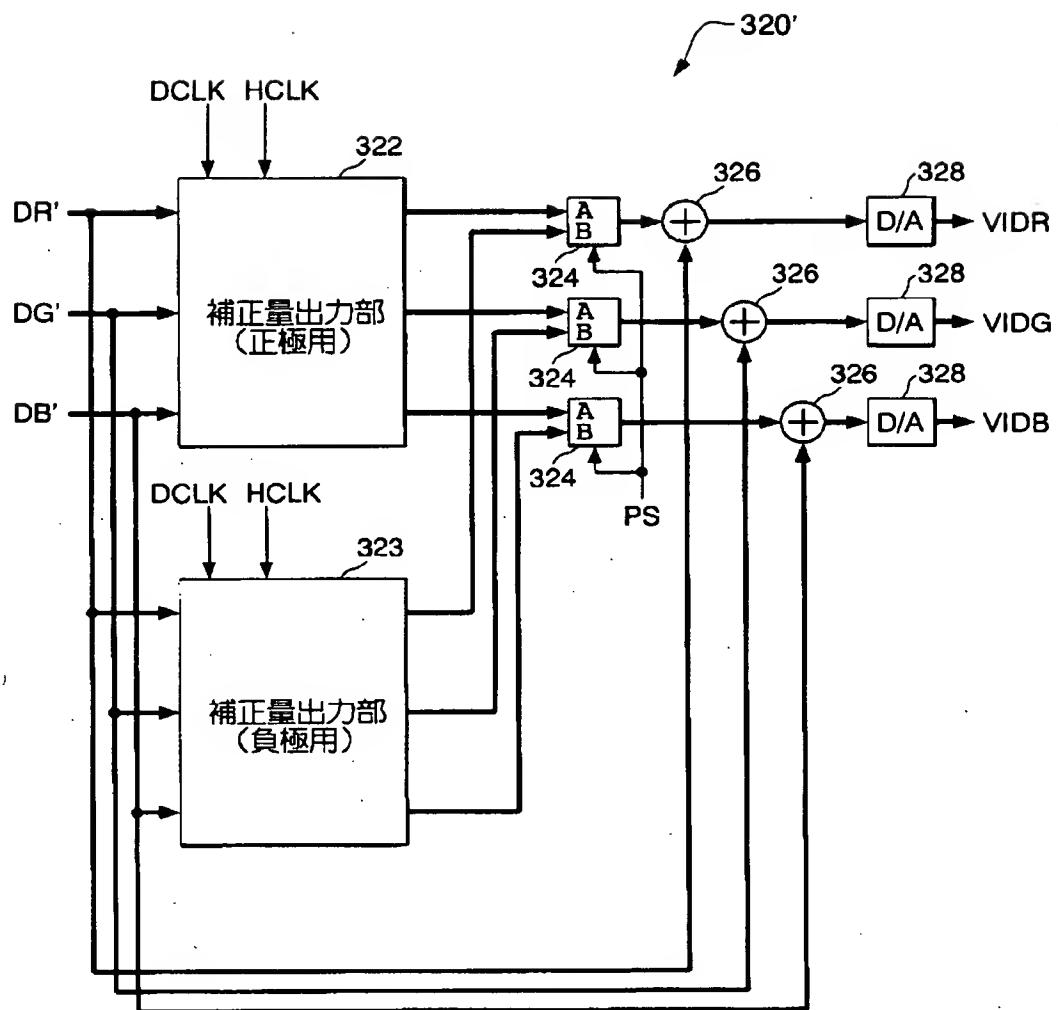
【図19】



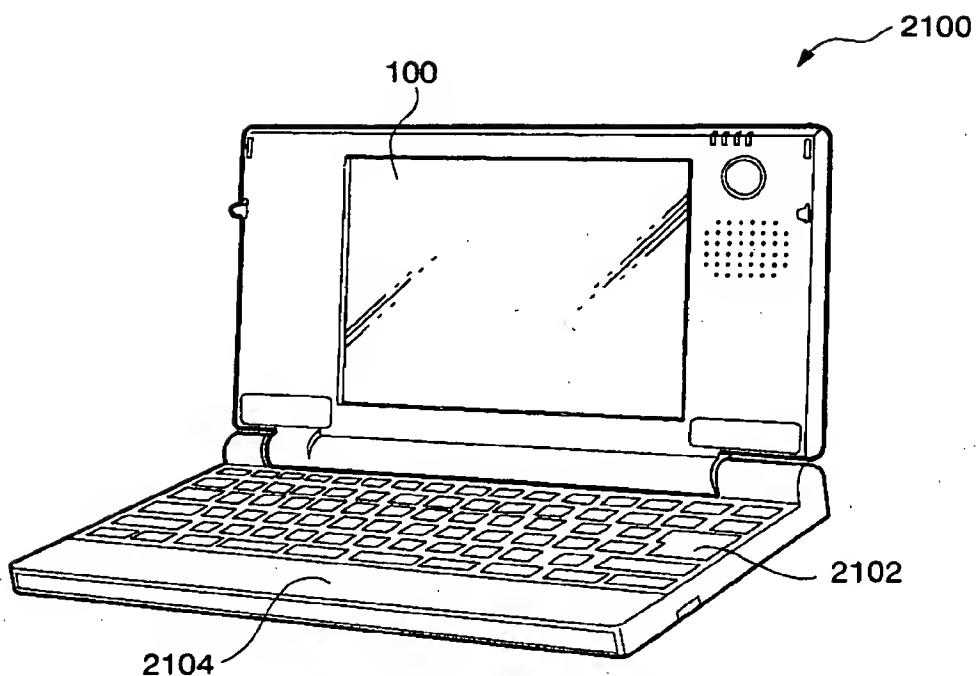
【図20】



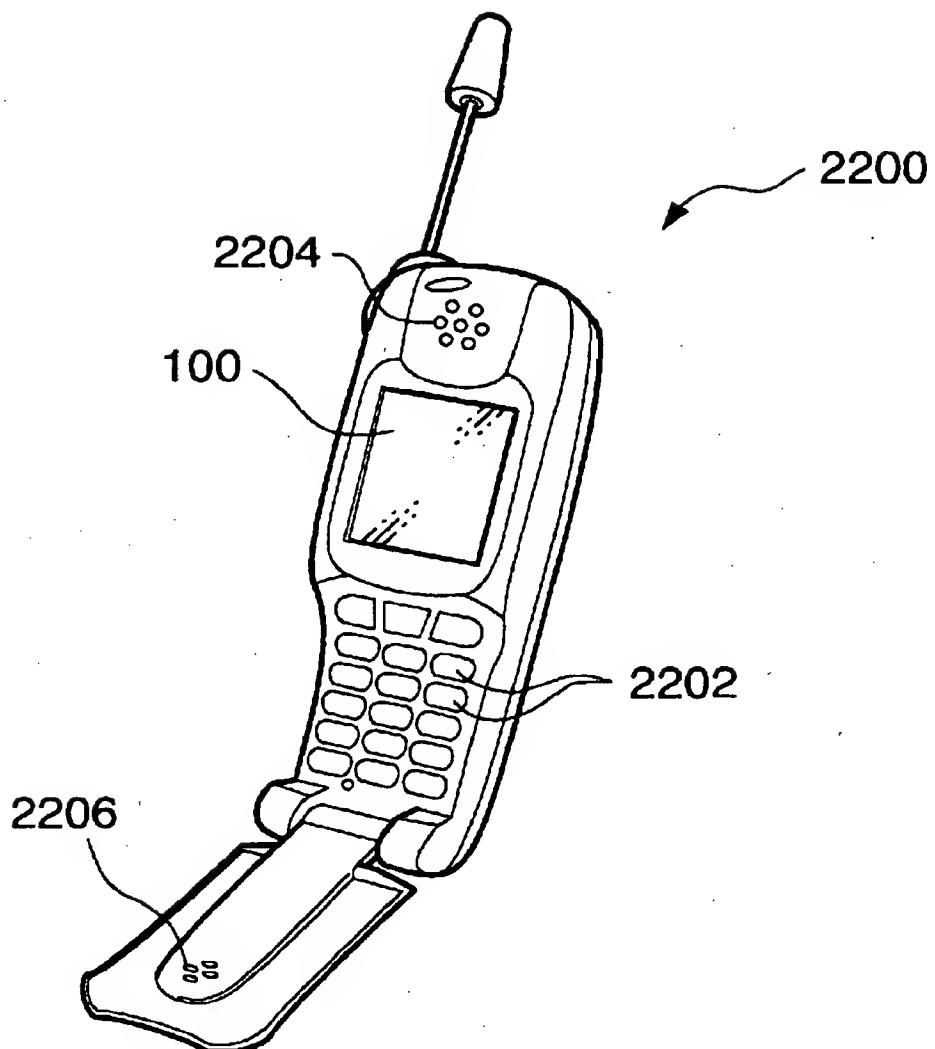
【図21】



【図22】



【図23】



【書類名】 要約書

【要約】

【課題】 表示画面の全域にわたって適切にフリッカ等を低減する。

【解決手段】 補間処理部13は、ROM12に格納された基準補正データD_{Re}_fにレベル方向の補間処理を施して、画像データD_{R'}の取り得るレベルに対応した補正データD_{Hr}を各基準座標について生成し、これを補正テーブル14Rに格納する。アドレス発生部17Rは、X、Y座標データD_x、D_yおよび画像データD_{R'}に基づいて、補正テーブル14Rに記憶されている補正データD_{Hr}の中から、当該座標に近傍にある4つの基準座標に対応した補正データD_{Hr1}～D_{Hr4}の各記憶領域を指定する。演算部15Rは、補正テーブル14Rから読み出された補正データD_{Hr1}～D_{Hr4}に対して、座標方向の補間処理を施して補正データC_{mp-R}を生成する。なお、正極性書きの場合であれば、画像データD_{R'}に補正データC_{mp-R}が加算されるが、負極性書きの場合であれば、補正は行わない。

【選択図】 図6

出願人履歴情報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住 所 東京都新宿区西新宿2丁目4番1号
氏 名 セイコーエプソン株式会社